



DOCKET: CU-2417

IN THE UNITED STATES PATENT & TRADEMARK OFFICE

APPLICANT: Takahiro IJIMA et al

SERIAL NO: 09/736,864

FILING DATE: December 14, 2000

TITLE: INTERCONNECTION SUBSTRATE HAVING
METAL COLUMNS COVERED BY A RESIN FILM,
AND MANUFACTURING METHOD THEREOF

Group Art Unit: 2811

Examiner:

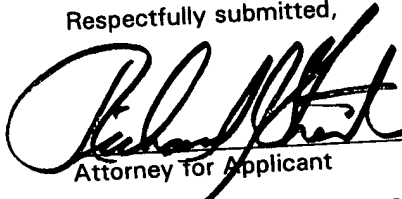
The Assistant Commissioner for Patents
Washington, D.C. 20231

SUBMITTAL OF PRIORITY DOCUMENT

Dear Sir:

Attached herewith is a certified copy of Japanese Application 2000-004873
filed January 13, 2000, for which priority is claimed under 35 USC 119.

Respectfully submitted,


Attorney for Applicant

March 23, 2001
Date

/17

Richard J. Streit, Reg. 25765
c/o Ladas & Parry
224 South Michigan Avenue
Chicago, Illinois 60604
(312) 427-1300



PATENT OFFICE
JAPANESE GOVERNMENT



This is to certify that the annexed is a true copy
of the following application as filed with this office.

Date of Application: January 13, 2000

Application Number: Japanese Patent Application
No. 2000-004873

Applicant(s): SHINKO ELECTRIC INDUSTRIES
CO., LTD.

RECEIVED
MAR 26 2001
TC 2633 KAL ROOM

December 1, 2000

Commissioner,
Patent Office

Kouzo Oikawa (Seal)

Certificate No.2000-3098675



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 1月13日

出 願 番 号

Application Number:

特願2000-004873

出 願 人

Applicant (s):

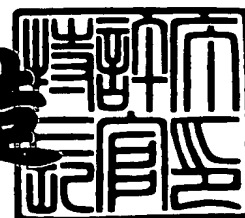
新光電気工業株式会社

RECEIVED
MAR 23 2001
10 2630 MAIL ROOM

2000年12月 1日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3098675

【書類名】 特許願

【整理番号】 10-383

【提出日】 平成12年 1月13日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 1/02
H05K 3/46
H05K 3/32

【発明者】

【住所又は居所】 長野県長野市大字栗田字舍利田 7 1 1 番地 新光電気工業株式会社内

【氏名】 飯島 隆廣

【発明者】

【住所又は居所】 長野県長野市大字栗田字舍利田 7 1 1 番地 新光電気工業株式会社内

【氏名】 若林 信一

【発明者】

【住所又は居所】 長野県長野市大字栗田字舍利田 7 1 1 番地 新光電気工業株式会社内

【氏名】 松田 勇一

【特許出願人】

【識別番号】 000190688

【氏名又は名称】 新光電気工業株式会社

【代理人】

【識別番号】 100091672

【住所又は居所】 東京都中央区日本橋人形町 3 丁目 1 1 番 7 号
山西ビル 4 階

【弁理士】

【氏名又は名称】 岡本 啓三

【電話番号】 03-3663-2663

【手数料の表示】

【予納台帳番号】 013701

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9816048

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 多層配線基板、配線基板、多層配線基板の製造方法、配線基板の製造方法、及び半導体装置

【特許請求の範囲】

【請求項 1】 搭載される半導体素子に備えられた複数の外部接続端子の位置に対応して複数の端子パッドが形成された最上層の配線層と、

前記端子パッド上に形成された金属柱と、

前記金属柱の側部を覆って形成された樹脂皮膜と、

前記樹脂皮膜の外周面との間に隙間が生じるように前記最上層の配線層上に形成された絶縁層とを備えたことを特徴とする多層配線基板。

【請求項 2】 前記金属柱の高さは、前記絶縁層の厚さよりも低いことを特徴とする請求項 1 に記載の多層配線基板。

【請求項 3】 複数の貫通孔を備えた絶縁基材と、

前記貫通孔の内部を満たす金属めっき膜と、

前記金属めっき膜と接続されるように前記貫通孔の一方の開口部周縁に、搭載される半導体素子に備えられた複数の外部接続端子の位置に対応して形成された端子パッドと、

前記端子パッド上に形成された金属柱と、

前記金属柱の側部を覆って形成された樹脂皮膜と、

前記絶縁基材の前記一方の開口部がある側の表面に、前記樹脂皮膜の外周面との間に隙間が生じるように形成された絶縁層とを備えたことを特徴とする配線基板。

【請求項 4】 最上層の配線層に複数の端子パッドを形成する工程と、

前記端子パッドが形成された最上層の配線層の上に絶縁層を形成する工程と、

前記絶縁層の前記端子パッドに対応する位置に開口部を形成する工程と、

前記開口部内に金属粒子を充填する工程と、

前記金属粒子が溶融する温度で前記開口部内に充填された金属粒子を溶融して、前記開口部内に金属柱を形成する工程と、

前記金属柱の側部と接する周囲部分の前記絶縁層を残すように前記周囲部分近

傍の絶縁層を除去して、前記金属柱の周囲部分近傍に隙間を形成する工程とを含むことを特徴とする多層配線基板の製造方法。

【請求項 5】 前記開口部内に金属粒子を充填する工程は、該金属粒子を前記開口部の中途部まで充填することを特徴とする請求項 4 に記載の多層配線基板の製造方法。

【請求項 6】 最上層の配線層に複数の端子パッドを形成する工程と、
前記端子パッドが形成された最上層の配線層の上に絶縁層を形成する工程と、
前記絶縁層の前記端子パッドに対応する位置に開口部を形成する工程と、
前記開口部内及び前記絶縁層上に導体層を形成する工程と、
前記導体層を給電層にして電解めっきを行い、前記開口部内を埋める金属めっき膜を前記導体層上に形成する工程と、

エッチング又は研磨により、前記開口部内以外に形成された前記導体層と前記金属めっき膜とを除去して、開口部内に前記導体層と前記金属めっき膜とから成る金属柱を形成する工程と、

前記金属柱の側部と接する周囲部分の前記絶縁層を残すように前記周囲部分近傍の絶縁層を除去して、前記金属柱の周囲部分近傍に隙間を形成する工程とを含むことを特徴とする多層配線基板の製造方法。

【請求項 7】 最上層の配線層に複数の端子パッドを形成する工程と、
前記端子パッド上に導体層を形成する工程と、
前記導体層上にめっきレジストを形成する工程と、
前記めっきレジストの前記端子パッドに対応する位置に開口部を形成し、該開口部の底部に前記端子パッド上に形成された前記導体層を露出させる工程と、

前記導体層を給電層にして電解めっきを行い、前記開口部の底部に露出する導体層上に金属めっき膜を形成して、該開口部内に金属めっき膜から成る金属柱を形成する工程と、

前記めっきレジストを除去して、前記金属柱が形成されていない部分の前記導体層の表面を露出させる工程と、

前記表面が露出した導体層をエッチングして除去する工程と、

前記金属柱の上面が覆われないように全体に絶縁層を形成する工程と、

前記金属柱の側部と接する周囲部分の前記絶縁層を残すように前記周囲部分近傍の絶縁層を除去して、前記金属柱の周囲部分近傍に隙間を形成する工程とを含むことを特徴とする多層配線基板の製造方法。

【請求項 8】 前記導体層は、銅を含む金属から成り、
前記金属柱は、はんだから成ると共に、
前記導体層をエッチングして除去する工程は、
銅のエッチングレートがはんだのエッチングレートよりも高いエッチング液を用いて行うことを特徴とする請求項 7 に記載の多層配線基板の製造方法。

【請求項 9】 複数の貫通孔及び一方の表面に形成された端子パッド用導体層を備えた絶縁基材を形成する工程と、

前記端子パッド用導体層上にめっきレジストを形成する工程と、

前記貫通孔に対応する位置に前記めっきレジストの開口部を形成して、該開口部の底部に前記貫通孔に対応する部分の前記端子パッド用導体層の表面を露出させる工程と、

前記端子パッド用導体層を給電層にして電解めっきを行い、前記貫通孔及び前記開口部のそれぞれの内部を金属めっき膜で満たして、該開口部内に該金属めっき膜から成る金属柱を形成する工程と、

前記めっきレジストを除去して、前記金属柱が形成されていない部分の前記端子パッド用導体層の表面を露出させる工程と、

前記表面が露出した前記端子パッド用導体層をエッチングにより除去して前記絶縁基材の表面を露出させると共に、前記金属柱が形成されている部分に端子パッドを形成する工程と、

前記金属柱の上面が覆われないように前記表面が露出した絶縁基材上に絶縁層を形成する工程と、

前記金属柱の側部と接する周囲部分の前記絶縁層を残すように前記周囲部分近傍の前記絶縁層を除去して、前記金属柱の周囲部分近傍に隙間を形成する工程とを含むことを特徴とする配線基板の製造方法。

【請求項 10】 前記端子パッド用導体層は、銅を含む金属から成り、
前記金属柱は、はんだから成ると共に、

前記端子パッド用導体層をエッチングにより除去して端子パッドを形成する工程は、

銅のエッチングレートがはんだのエッチングレートよりも高いエッチング液を用いて行うことを特徴とする請求項 9 に記載の配線基板の製造方法。

【請求項 1 1】 請求項 1 又は請求項 2 に記載の多層配線基板、又は請求項 3 に記載の配線基板、又は請求項 4 から請求項 8 のいずれかに記載の多層配線基板の製造方法により製造された多層配線基板、又は請求項 9 又は請求項 1 0 に記載の配線基板の製造方法により製造された配線基板に、半導体素子が搭載されたことを特徴とする半導体装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、多層配線基板、配線基板、多層配線基板の製造方法、配線基板の製造方法、及び半導体装置に関する。より詳細には、半導体素子とそれを搭載する多層配線基板や配線基板との間に生じる応力を低減するのに有用な技術に関する。

【0 0 0 2】

【従来技術】

近年、電子機器の小型化に伴い、電子機器に搭載される半導体装置の小型化が進んでいる。そして、この小型化された半導体装置の一つに C S P (C h i p - S i z e - P a c k a g e) がある。C S P (以下では単に半導体パッケージと称す) とは、L S I 等の半導体素子が、はんだバンプやピンを介して表面に直接搭載された多層配線基板のことを指すものである。

【0 0 0 3】

図 1 6 (a) は、このような従来例に係る半導体パッケージについて示す断面図である。図 1 6 (a) において、1 0 1 は多層配線基板であり、1 0 5 はそれに搭載される半導体素子である。同図に示されるように、半導体素子 1 0 5 に設けられた電極 1 0 7 には、導電性を有する金属から成る柱 1 0 6 が設けられ、更にこの柱 1 0 6 の先端部にははんだバンプ 1 0 4 が設けられている。なお、1 0

3 は、半導体素子 105 に水分が浸入するのを防ぐための樹脂層である。

【0004】

また、102 は、多層配線基板 101 の最上層に形成された端子パッドである。そして、上記した半導体素子 105 は、はんだバンプ 104 が端子パッド 102 と圧接するように多層配線基板 101 に載せられ、その後はんだバンプ 104 をリフローする。これにより、半導体素子 105 が多層配線基板 101 に機械的かつ電氣的に接続される。図 16 (b) は、このようにして搭載した後の多層配線基板 101、及び半導体素子 105 の断面図である。

【0005】

ところで、上記した多層配線基板 101 と半導体素子 105 は、一般にその熱膨張率が異なる。そのため、はんだバンプ 104 をリフローした後、温度の低下に伴う収縮量が多層配線基板 101 と半導体素子 105 とで異なる。図 16 (b) に示す 2 つの矢印は、それぞれ多層配線基板 101 と半導体素子 105 における熱収縮による変位量とその方向を示すものである。

【0006】

そして、上記した柱 106 は、多層配線基板 101 と半導体素子 105 との熱収縮量の差に起因してそれらの間に作用する応力を緩和するためのものである。これについて、図 17 を参照しながら説明する。

図 17 (a) は、半導体素子 105 を多層配線基板 101 に搭載した直後、すなわち、はんだバンプ 104 をリフローした直後の柱 106 の断面図である。このときは、全体がまだ高い温度にあり、上記したような熱収縮は起こっていない。

【0007】

図 17 (b) は、はんだバンプ 104 をリフローしてからある程度の時間が経過したときの柱 106 の断面図である。同図に示されるように、多層配線基板 101 と半導体素子 105 との熱収縮量の差に起因する応力により柱 106 が変形している。

このように柱 106 が変形することにより、はんだバンプ 104 に作用する応力が緩和される。そのため、上記した応力によりはんだバンプ 104 と多層配線

基板 1 0 1 に設けられた端子パッド 1 0 2 とが剥離するのを防ぐことができ、また、応力が半導体素子 1 0 5 に作用して該半導体素子 1 0 5 にひびが入るのを防ぐことができる。

【 0 0 0 8 】

【発明が解決しようとする課題】

ところで、上記した柱 1 0 6 は、半導体素子 1 0 5 を製造する前工程が終了した後、後工程において該半導体素子 1 0 5 に形成されるものである。

しかしながら、このように後工程で柱 1 0 5 を形成すると、該柱 1 0 5 を形成する工程の分だけ後工程の長さが長くなってしまう。そのため、前工程で完成した半導体素子 1 0 5 が、この長い後工程において不良を発生する頻度が高くなり、高価な半導体素子の歩留まりを下げってしまう。

【 0 0 0 9 】

本発明に係る従来例の問題点に鑑みて創作されたものであり、搭載する半導体素子との熱膨張率の差に起因して生じる応力を、半導体素子側ではなく基板側で緩和することができるような多層配線基板、配線基板、多層配線基板の製造方法、配線基板の製造方法、及び半導体装置を提供することを目的とするものである。

【 0 0 1 0 】

【課題を解決するための手段】

上記した課題は、第 1 の発明である、搭載される半導体素子に備えられた複数の外部接続端子の位置に対応して複数の端子パッドが形成された最上層の配線層と、前記端子パッド上に形成された金属柱と、前記金属柱の側部を覆って形成された樹脂皮膜と、前記樹脂皮膜の外周面との間に隙間が生じるように前記最上層の配線層上に形成された絶縁層とを備えたことを特徴とする多層配線基板によって解決する。

【 0 0 1 1 】

または、第 2 の発明である、前記金属柱の高さは、前記絶縁層の厚さよりも低いことを特徴とする第 1 の発明に記載の多層配線基板によって解決する。

または、第 3 の発明である、複数の貫通孔を備えた絶縁基材と、前記貫通孔の

内部を満たす金属めっき膜と、前記金属めっき膜と接続されるように前記貫通孔の一方の開口部周縁に、搭載される半導体素子に備えられた複数の外部接続端子の位置に対応して形成された端子パッドと、前記端子パッド上に形成された金属柱と、前記金属柱の側部を覆って形成された樹脂皮膜と、前記絶縁基材の前記一方の開口部がある側の表面に、前記樹脂皮膜の外周面との間に隙間が生じるように形成された絶縁層とを備えたことを特徴とする配線基板によって解決する。

【 0 0 1 2 】

または、第4の発明である、最上層の配線層に複数の端子パッドを形成する工程と、前記端子パッドが形成された最上層の配線層の上に絶縁層を形成する工程と、前記絶縁層の前記端子パッドに対応する位置に開口部を形成する工程と、前記開口部内に金属粒子を充填する工程と、前記金属粒子が溶融する温度で前記開口部内に充填された金属粒子を溶融して、前記開口部内に金属柱を形成する工程と、前記金属柱の側部と接する周囲部分の前記絶縁層を残すように前記周囲部分近傍の絶縁層を除去して、前記金属柱の周囲部分近傍に隙間を形成する工程とを含むことを特徴とする多層配線基板の製造方法によって解決する。

【 0 0 1 3 】

または、第5の発明である、前記開口部内に金属粒子を充填する工程は、該金属粒子を前記開口部の中途部まで充填することを特徴とする第4の発明に記載の多層配線基板の製造方法によって解決する。

または、第6の発明である、最上層の配線層に複数の端子パッドを形成する工程と、前記端子パッドが形成された最上層の配線層の上に絶縁層を形成する工程と、前記絶縁層の前記端子パッドに対応する位置に開口部を形成する工程と、前記開口部内及び前記絶縁層上に導体層を形成する工程と、前記導体層を給電層にして電解めっきを行い、前記開口部内を埋める金属めっき膜を前記導体層上に形成する工程と、エッチング又は研磨により、前記開口部内以外に形成された前記導体層と前記金属めっき膜とを除去して、開口部内に前記導体層と前記金属めっき膜とから成る金属柱を形成する工程と、前記金属柱の側部と接する周囲部分の前記絶縁層を残すように前記周囲部分近傍の絶縁層を除去して、前記金属柱の周囲部分近傍に隙間を形成する工程とを含むことを特徴とする多層配線基板の製造

方法によって解決する。

【 0 0 1 4 】

または、第 7 の発明である、最上層の配線層に複数の端子パッドを形成する工程と、前記端子パッド上に導体層を形成する工程と、前記導体層上にめっきレジストを形成する工程と、前記めっきレジストの前記端子パッドに対応する位置に開口部を形成し、該開口部の底部に前記端子パッド上に形成された前記導体層を露出させる工程と、前記導体層を給電層にして電解めっきを行い、前記開口部の底部に露出する導体層上に金属めっき膜を形成して、該開口部内に金属めっき膜から成る金属柱を形成する工程と、前記めっきレジストを除去して、前記金属柱が形成されていない部分の前記導体層の表面を露出させる工程と、前記表面が露出した導体層をエッチングして除去する工程と、前記金属柱の上面が覆われないように全体に絶縁層を形成する工程と、前記金属柱の側部と接する周囲部分の前記絶縁層を残すように前記周囲部分近傍の絶縁層を除去して、前記金属柱の周囲部分近傍に隙間を形成する工程とを含むことを特徴とする多層配線基板の製造方法によって解決する。

【 0 0 1 5 】

または、第 8 の発明である、前記導体層は銅を含む金属から成り、前記金属柱は、はんだから成ると共に、前記導体層をエッチングして除去する工程は、銅のエッチングレートがはんだのエッチングレートよりも高いエッチング液を用いて行うことを特徴とする第 7 の発明に記載の多層配線基板の製造方法によって解決する。

【 0 0 1 6 】

または、第 9 の発明である、複数の貫通孔及び一方の表面に形成された端子パッド用導体層を備えた絶縁基材を形成する工程と、前記端子パッド用導体層上にめっきレジストを形成する工程と、前記貫通孔に対応する位置に前記めっきレジストの開口部を形成して、該開口部の底部に前記貫通孔に対応する部分の前記端子パッド用導体層の表面を露出させる工程と、前記端子パッド用導体層を給電層にして電解めっきを行い、前記貫通孔及び前記開口部のそれぞれの内部を金属めっき膜で満たして、該開口部内に該金属めっき膜から成る金属柱を形成する工程

と、前記めっきレジストを除去して、前記金属柱が形成されていない部分の前記端子パッド用導体層の表面を露出させる工程と、前記表面が露出した前記端子パッド用導体層をエッチングにより除去して前記絶縁基材の表面を露出させると共に、前記金属柱が形成されている部分に端子パッドを形成する工程と、前記金属柱の上面が覆われないように前記表面が露出した絶縁基材上に絶縁層を形成する工程と、前記金属柱の側部と接する周囲部分の前記絶縁層を残すように前記周囲部分近傍の前記絶縁層を除去して、前記金属柱の周囲部分近傍に隙間を形成する工程とを含むことを特徴とする配線基板の製造方法によって解決する。

【 0 0 1 7 】

または、第 1 0 の発明である、前記端子パッド用導体層は、銅を含む金属から成り、前記金属柱は、はんだから成ると共に、前記端子パッド用導体層をエッチングにより除去して端子パッドを形成する工程は、銅のエッチングレートがはんだのエッチングレートよりも高いエッチング液を用いて行うことを特徴とする第 9 の発明に記載の配線基板の製造方法によって解決する。

【 0 0 1 8 】

または、第 1 1 の発明である、第 1 の発明又は第 2 の発明に記載の多層配線基板、又は第 3 の発明に記載の配線基板、又は第 4 の発明から第 8 の発明のいずれかに記載の多層配線基板の製造方法により製造された多層配線基板、又は第 9 の発明又は第 1 0 の発明に記載の配線基板の製造方法により製造された配線基板に、半導体素子が搭載されたことを特徴とする半導体装置によって解決する。

【 0 0 1 9 】

次に、本発明の作用について説明する。

本発明に係る多層配線基板によれば、図 2 に例示するように、複数の端子パッド 2 0 3 b が形成された最上層の配線層 2 0 3 a と、この端子パッド 2 0 3 b 条に形成された金属柱 2 0 8 とを備え、該金属柱 2 0 8 の側部は樹脂皮膜 2 0 6 で覆われている。そして、最上層の配線層 2 0 3 a 上には、樹脂皮膜 2 0 6 の外周面との間に隙間が生じるように絶縁層 2 1 0 が形成されている。

【 0 0 2 0 】

ここで、上記した金属柱 2 0 8 は、搭載される半導体素子 2 0 5 に備えられた

複数のはんだバンプ 2 0 7（外部接続端子）の各々に対応するように形成されている。そして、金属柱 2 0 8 は、それが対応するはんだバンプ 2 0 7 と電氣的に接続されるものである。

上のようにして成る多層配線基板 2 1 1 によると、該多層配線基板 2 1 1 とそれに搭載される半導体素子 2 0 5 との間に生じる応力を、金属柱 2 0 8 により緩和することができる。すなわち、図 3（b）に例示するように、多層配線基板 2 1 1 とそれに搭載される半導体素子 2 0 5 との間の熱膨張率の差に起因してそれらの間に生じる応力は、金属柱 2 0 8 が変形することにより緩和される。

【 0 0 2 1 】

また、金属柱 2 0 8 の側部を樹脂皮膜 2 0 6 で覆うことにより、はんだバンプ 2 0 7 をリフローした際に、溶融したはんだが樹脂皮膜 2 0 6 の外周面を伝って流れ落ちるのを防ぐことができる。すなわち、図 4 に例示するように、はんだと樹脂層 2 0 6 の上面 2 0 6 a との親和性が、はんだと金属柱 2 0 8 の上面 2 0 8 a との親和性と異なるため、溶融したはんだは金属柱 2 0 8 の上面 2 0 8 a に留まり、樹脂層 2 0 6 の上面 2 0 6 a にまで広がることは無い。

【 0 0 2 2 】

なお、金属柱 2 0 8 の高さは、絶縁層 2 1 0 の厚さよりも低くしても良い。このようにすると、金属柱 2 0 8 の高さが絶縁層 2 1 0 の厚さより低くない場合に比べ、半導体素子 2 0 5 を多層配線基板 2 1 1 に搭載する際の該半導体素子 2 0 5 と該多層配線基板 2 1 1 との位置合わせ精度を緩和することができる。

すなわち、図 5（b）に例示するように、はんだバンプ 2 0 7 の中心と金属柱 2 0 8 の中心とが一致していない場合でも、半導体素子 2 0 5 を降ろしていくにつれてはんだバンプ 2 0 7 が絶縁層 2 1 0 の周縁部 2 1 0 b に摺接するようになり、全体が図中の実線矢印の方向へ自然とガイドされる。そして、金属柱 2 0 8 の上面 2 0 8 a にはんだバンプ 2 0 7 がガイドされ、該金属柱の上面 2 0 8 a とはんだバンプ 2 0 7 とが接するようになる。

【 0 0 2 3 】

そのため、半導体素子 2 0 5 を多層配線基板 2 1 1 に搭載する際に、はんだバンプ 2 0 7 の中心と金属柱 2 0 8 の中心とを正確に合わせる必要が無い。

更に、上記した金属柱 2 0 8 は、従来のように半導体素子側に形成されたものではなく、多層配線基板側に形成されたものである。そのため、半導体素子に金属柱 2 0 8 を形成する工程が不要となるので該半導体素子の後工程を短縮でき、後工程において半導体素子に不良が発生する頻度を従来に比べて少なくすることができる。

【 0 0 2 4 】

また、図 1 3 に例示されるような本発明に係る配線基板 2 2 7 も、上記した本発明に係る多層配線基板 2 1 1 と同様の作用を奏することができる。

この配線基板 2 2 7 は、複数のビアホール 2 1 7 a（貫通孔）と、このビアホール 2 1 7 a の内部を満たす金属膜 2 1 8 とを有している。そして、ビアホール 2 1 7 a の一開口端 2 1 7 b には、金属膜 2 1 8 と接するように端子パッド 2 1 9 が形成され、更に該端子パッド 2 1 9 上には金属柱 2 2 0 が形成されている。なお、金属柱 2 2 0 の側部は樹脂皮膜 2 2 1 で覆われ、一開口端 2 1 7 b がある側の絶縁基材 2 1 7 の一表面には絶縁層 2 2 2 が形成されている。

【 0 0 2 5 】

ここで、樹脂皮膜 2 2 1 の外周面と絶縁層 2 2 2 との間には隙間が形成されている。そして、金属柱 2 2 0 は、搭載される半導体素子 2 0 5 に備えられた複数のはんだバンプ 2 0 7（外部接続端子）の各々に対応するように形成されている。そして、金属柱 2 2 0 は、それが対応するはんだバンプ 2 0 7 と電氣的に接続されるものである。

【 0 0 2 6 】

このようにして成る配線基板 2 2 7 に備えられた金属柱 2 2 0、樹脂皮膜 2 2 1、及び絶縁層 2 2 2 の各々は、先に説明した多層配線基板 2 1 1 が備える金属柱 2 0 8、樹脂皮膜 2 0 6、及び絶縁層 2 1 0 の各々と同様の機能を有するものである。そして、金属柱 2 2 0、樹脂皮膜 2 2 1、及び絶縁層 2 2 2 の各々により奏される効果は、先に説明した金属柱 2 0 8、樹脂皮膜 2 0 6、及び絶縁層 2 1 0 の各々により奏される効果と同様である。

【 0 0 2 7 】

【発明の実施の形態】

(1) 本発明の第1の実施の形態に係る多層配線基板についての説明

次に、本実施形態に係る多層配線基板について、図1～図5を参照しながら説明する。

図1は、本実施形態に係る多層配線基板について示す断面図である。

【0028】

図1において、201はセラミック基板やガラス・エポキシ基板等のコア基板であり、その両面には配線層203が形成されている。そして、この配線層203は、コア基板201の両面に形成された銅めっき膜や銅箔をパターンニングして成るものである。なお、201aは、コア基板201を貫通するようにして形成されたスルーホールである。このスルーホール201aの内壁にはスルーホール銅めっき膜201bが形成されており、このスルーホール銅めっき膜201bにより、コア基板201の両面に形成されている配線層203同士が電氣的に導通する。

【0029】

そして、配線層203の表面には、感光性ポリイミド樹脂、非感光性ポリイミド樹脂、エポキシ樹脂等から成る層間絶縁層202が形成されている。この層間絶縁層202は、その上層及び下層に形成されている配線層203同士を電氣的に絶縁するためのものである。なお、202aは層間絶縁層202に形成されたビアホールであり、その内壁には配線用銅めっき膜203dが形成され、該配線用銅めっき膜203dにより層間絶縁層202の上下に形成されている配線層203同士が電氣的に導通する。

【0030】

コア基板201の両面には、このような層間絶縁層202と配線層203が交互に積層され、図1の例では層間絶縁層202、及び配線層203がそれぞれ6層形成されている。そして、203aは、このように積層された配線層203の中で最上層に形成された配線層である。更に、この最上層の配線層203aの上には、エポキシ樹脂、感光性ポリイミド樹脂、非感光性ポリイミド樹脂、ビスマレイミド・トリアジン樹脂、ポリフェニレンエーテル樹脂等から成る絶縁層210が形成されている。なお、208は側部が樹脂皮膜（図1には示していない）

で覆われた金属柱であり、これについては後で詳しく説明する。

【0031】

本実施形態に係る多層配線基板211は、上記したコア基板201、層間絶縁層202、配線層203（端子パッド203bが形成された最上層の配線層203aも含む）、絶縁層210、及び側面が樹脂皮膜で覆われた金属柱208から成るものである。そして、204は、このような多層配線基板211とマザーボード（図示しない）とを電気的かつ機械的に接続するためのはんだバンプである。また、209は溶ダレジストであり、これははんだバンプ204をリフローした際に、溶融したはんだが多層配線基板211の表面の所望部分以外に広がるのを防ぐものである。

【0032】

更に、この多層配線基板211には、半導体素子205がはんだバンプ207（外部接続端子）を介して搭載され、多層配線基板211と半導体素子205とで構成されるBGA（Ball-Grid-Array）タイプの半導体パッケージとなる。なお、本発明はBGAタイプの半導体パッケージに限られるものではなく、はんだバンプ204に代えてピンを備えたPGA（Pin-Grid-Array）タイプの半導体パッケージであっても以下で説明するのと同様の作用及び効果を奏することができる。

【0033】

ここで、最上層の配線層203a及び絶縁層210の詳細な構造について、図2を参照しながら説明する。図2は、図1の点線四角で示されるA部の拡大断面図である。

図2に示されるように、最上層の配線層203aには、その上部に搭載される半導体素子205の複数のはんだバンプ（外部接続端子）207のそれぞれに対応するような複数の端子パッド203bが形成されている。

【0034】

そして、これらの端子パッド203bの表面上には、銅やはんだ等の金属から成る金属柱208が形成されており、該金属柱の側部は樹脂皮膜206で覆われている。この樹脂皮膜206は、上記した絶縁層210と同様の材料から成るも

のであり、エポキシ樹脂、ビスマレイミド・トリアジン樹脂、ポリフェニレンエーテル樹脂等から成るものである。また、絶縁層210は、樹脂皮膜206の外周面との間に隙間が生じるように最上層の配線層203a上に形成されている。

【0035】

なお、このような金属柱208は、半導体素子205のはんだバンプ207に対応するようにして形成された複数の端子パッド203bのそれぞれの表面に形成されるので、金属柱208自身もはんだバンプ207に対応して複数形成されることになる。

そして、金属柱208のそれぞれの上部には、対応するはんだバンプ207が半導体素子205と共に圧接される。その後、はんだバンプ207をリフローした後全体を室温まで冷却することにより、金属柱208とそれに対応するはんだバンプ207とが電気的かつ機械的に接続されることになる。

【0036】

ここで、従来の技術の項において説明したように、多層配線基板211と半導体素子205はその熱膨張率が異なる。そのため、はんだバンプ207をリフローした後、全体の温度が低下していく際、多層配線基板211と半導体素子205の熱収縮量が異なる。そして、この熱収縮量の差に起因する応力が、多層配線基板211と半導体素子205との間に作用する。

【0037】

上記した金属柱208は、このような応力を緩和するためのものである。この点について、図3(a)及び(b)を参照しながら説明する。図3(a)及び(b)は、半導体素子205を搭載した後における図1のA部の拡大断面図である。

図3(a)は、はんだバンプ207をリフローした直後のA部の拡大断面図である。このときは、全体がまだ高い温度にあり、多層配線基板211と半導体素子205は共に熱収縮していない。この状態からしばらく時間が経過して全体の温度が下がると、同図中において実線矢印で示される向きに多層配線基板211と半導体素子205とが熱収縮する。なお、この実線矢印の大きさは、熱収縮による多層配線基板211と半導体素子205の熱収縮量を模式的に表すものであ

る。

【0038】

図3(b)は、はんだバンプ207をリフロー後、ある程度長い時間が経過した後のA部の拡大断面図である。この状態では、全体の温度が下がり、多層配線基板211と半導体素子205とが熱収縮している。そして、多層配線基板211と半導体素子205との熱収縮量が異なることに起因して、金属柱208が斜めに変形している。

【0039】

このように金属柱208が斜めに変形することにより、多層配線基板211と半導体素子205との熱収縮量の差に起因する応力が、はんだバンプ207に直接作用するのを防ぐことができる。これにより、はんだバンプ207が多層配線基板211から剥離して多層配線基板211と半導体素子205との間に接続不良が生じたり、半導体素子205にひびが入るのを防ぐことができる。

【0040】

なお、上記した金属柱208は、その側部を覆う樹脂皮膜206と絶縁層210との間に隙間が形成されていないと変形することができない。そのため、樹脂皮膜206の外周面と絶縁層210との間には、金属柱208が所望に変形できる程度に十分な隙間が形成されているのが好ましい。

そして、金属柱208は、従来のように半導体素子205に形成されたものではなく、多層配線基板211に形成されたものである。そのため、金属柱を形成するために半導体素子205の後工程を長くする必要が無く、後工程において半導体素子205に不良が発生する頻度を従来に比べて少なくすることができる。

【0041】

ところで、金属柱208の側部には、上記したような樹脂皮膜206が形成されている。この樹脂皮膜206により、はんだバンプ207をリフローする際に、溶融したはんだが樹脂皮膜206の外周面を伝って流れ落ちるのを防ぐことができる。

この点について、図4を参照しながら説明する。図4は、金属柱208の拡大断面図である。図4において、206a及び208aは、樹脂皮膜206及び金

属柱 2 0 8 のそれぞれの上面である。

【 0 0 4 2 】

上記したように、金属柱 2 0 8 は銅やはんだ等の金属から成り、樹脂皮膜 2 0 6 はエポキシ樹脂、ビスマレイミド・トリアジン樹脂、ポリフェニレンエーテル樹脂等の樹脂から成るものである。すなわち、金属柱 2 0 8 の上面 2 0 8 a と樹脂皮膜 2 0 6 の上面 2 0 6 a はそれぞれ異なる材料の表面である。従って、これらの表面の物性が異なり、はんだとの親和性が表面 2 0 8 a と 2 0 6 a とで異なる。そのため、金属柱 2 0 8 の上面 2 0 6 a においてリフローされたはんだバンプ 2 0 7 は、溶融後に樹脂皮膜 2 0 6 の上面 2 0 6 a にまで広がることが無く、樹脂皮膜 2 0 6 の外周面を伝って流れ落ちることも無い。

【 0 0 4 3 】

これにより、樹脂皮膜 2 0 6 の外周面と絶縁層 2 1 0 との間の隙間（図 2 参照）が流れ落ちたはんだにより満たされてしまうのを防ぐことができる。また、はんだが流れ出さないのも、はんだの量を不要に増やす必要が無く、はんだバンプの大きさを不要に大きくする必要が無い。

更に、図 2 に示されるように、金属柱 2 0 8 の周囲には絶縁層 2 1 0 が形成されているので、横方向からの外力が直接金属柱 2 0 8 に加わる事が無い。そのため、半導体素子 2 0 5 を多層配線基板 2 1 1 に搭載する際に、横方向の外力により金属柱 2 0 8 が脱落してしまうことが無い。

【 0 0 4 4 】

なお、金属柱 2 0 8 の高さは、絶縁層 2 1 0 の厚さより低くしても良い。これについて、図 5（a）を参照しながら説明する。

図 5（a）は、金属柱 2 0 8 の高さ H_1 を絶縁層 2 1 0 の厚さ H_2 よりも低くし、半導体素子 2 0 5 を搭載した場合の図 1 における A 部の拡大断面図である。

上記したように、金属柱 2 0 8 は、はんだバンプ 2 0 7 と最上層の配線層 2 0 3 a に形成された端子パッド 2 0 3 d とを電氣的に接続するためのものである。そして、これができるためには、はんだバンプ 2 0 7 は金属柱 2 0 8 の上面 2 0 8 a と接すれば良い。従って、金属柱 2 0 8 の高さ H_1 は、その上面 2 0 8 a がはんだバンプ 2 0 7 と接する程度の高さであれば良く、絶縁層 2 1 0 の厚さ H_2

よりも低くても構わない。

【0045】

そして、このように金属柱208の高さを絶縁層210の高さよりも低くすることにより、半導体素子205を多層配線基板211に搭載する際に、該半導体素子205と多層配線基板211との位置合わせ精度が緩和されることを本願発明者は見出した。ここで、「半導体素子205と多層配線基板211との位置合わせ」とは、半導体素子205に形成されたはんだバンプ207の中心と、それに対応する金属柱208の中心とを合わせることを言う。

【0046】

この点について図5(b)を参照しながら説明する。図5(b)は、金属柱208の高さH1を絶縁層210の厚さH2よりも低くして半導体素子205を多層配線基板211に搭載する場合において、該半導体素子205を該多層配線基板211に近づけていく際における図1のA部の拡大断面図である。

この際、半導体素子205に形成されたはんだバンプ207の中心と、それに対応する金属柱208の中心とが正確に一致していない場合、同図のようにはんだバンプ207が絶縁層210の周縁部210bと摺接するようになる。

【0047】

すると、半導体素子205全体が同図の実線矢印の方向に向かって自然にガイドされる。そして、はんだバンプ207が金属柱208の上面208aに向かってガイドされ、やがて該はんだバンプ207は金属柱208の上面208aと所望に接するようになる。

従って、半導体素子205を多層配線基板211に搭載する際に、はんだバンプ207と金属柱208のそれぞれの中心を正確に一致させる必要が無い。換言すると、金属柱208の高さが絶縁層210の厚さよりも低くない場合と比較して、半導体素子205と多層配線基板211との位置合わせ精度を緩和することができる。

【0048】

(2) 本発明の第2の実施の形態に係る多層配線基板の製造方法についての説明

次に、第 1 の実施の形態で説明した多層配線基板 2 1 1 の製造方法について、図 6 (a) ～ (d) 、図 7 (a) ～ (c) 、図 8 (a) ～ (d) 、及び図 9 を参照しながら説明する。図 6 (a) ～ (d) 、図 7 (a) ～ (c) 、図 8 (a) ～ (d) 、及び図 9 は、本実施形態に係る多層配線基板の製造方法について示す断面図である。

【 0 0 4 9 】

まず最初に、図 6 (a) に示すように、両面に配線層 2 0 3 が形成されたコア基板 2 0 1 を用意する。このコア基板 2 0 1 は、第 1 の実施の形態で説明したように、セラミック基板やガラス・エポキシ基板等から成るものである。そして、配線層 2 0 3 は、このコア基板 2 0 1 上に形成された銅箔や銅めっき膜をパターンニングして成るものである。

【 0 0 5 0 】

なお、2 0 1 a はスルーホールであり、これは上記した銅箔や銅めっき膜をパターンニングする前に、銅箔や銅めっき膜とそれが形成されているコア基板 2 0 1 に機械ドリル等で開口して形成されるものである。そして、このスルーホール 2 0 1 a の内壁にはスルーホール銅めっき膜 2 0 1 b が形成されており、このスルーホール銅めっき膜 2 0 1 b によりコア基板 2 0 1 の両面に形成されている配線層 2 0 3 同士が電氣的に導通する。なお、スルーホール 2 0 1 a の内部は、スルーホール穴埋め樹脂で充填されている。

【 0 0 5 1 】

次に、図 6 (b) に示すように、樹脂の塗布又は樹脂シートの接着により、配線層 2 0 3 上に層間絶縁層 2 0 2 を形成する。層間絶縁層 2 0 2 は、感光性ポリイミド樹脂、非感光性ポリイミド樹脂、エポキシ樹脂等から成るものである。

続いて、図 6 (c) に示すように、層間絶縁層 2 0 2 を開口し、ビアホール 2 0 2 a を形成する。このビアホール 2 0 2 a は、層間絶縁層 2 0 2 が非感光性ポリイミド樹脂やエポキシ樹脂等から成る場合は、ビアホール 2 0 2 a を形成する部分にあるこれらの樹脂にレーザを照射することにより形成される。そして、層間絶縁層 2 0 2 が感光性ポリイミド樹脂から成る場合は、層間絶縁層 2 0 2 の上にマスク（図示せず）を形成した後に該マスクを通して露光し、露光後に層間絶

縁層 2 0 2 を現像することにより形成される。

【 0 0 5 2 】

次に、図 6 (d) に示すように、全体に無電解銅めっき膜 (図示せず) を形成し、その後、この無電解銅めっき膜を給電層にして全体に電解銅めっき膜を形成し、これら無電解銅めっき膜と電解銅めっき膜とで構成される配線用銅めっき膜 2 0 3 d を形成する。

続いて、図 7 (a) に示すように、配線用銅めっき膜 2 0 3 d をパターニングする。これにより、層間絶縁層 2 0 2 上に配線層 2 0 3 が形成されたことになる。

【 0 0 5 3 】

次に、図 7 (b) に示すように、上で形成された配線層 2 0 3 上に層間絶縁層 2 0 2 を形成する。この後は、図 6 (b) から図 7 (a) で示される工程を所望の回数繰り返し、配線層 2 0 3 と層間絶縁層 2 0 2 とを交互に積層していく。

図 7 (c) は、このようにして配線層 2 0 3 と層間絶縁層 2 0 2 とを交互に積層し、配線層 2 0 3 を 6 層積層した場合の断面図である。同図に示されるように、交互に積層された配線層 2 0 3 と層間絶縁層 2 0 2 の最上部には、最上層の配線層 2 0 3 a が形成されている。そして、この最上層の配線層 2 0 3 a には、搭載される半導体素子 2 0 5 のはんだバンプ 2 0 7 (図 2 参照) に対応する端子パッド 2 0 3 b が形成されている。

【 0 0 5 4 】

なお、以下では、図 7 (c) の点線四角で示される B 部の拡大断面図を参照しながら図 7 (c) に続く工程を説明する。

図 7 (c) に示される工程が終了すると、続いて図 8 (a) に示される工程が行われる。この工程では、最上層の配線層 2 0 3 a 上に絶縁層 2 1 0 を形成する。第 1 の実施の形態で説明したように、この絶縁層 2 1 0 は、エポキシ樹脂、感光性ポリイミド樹脂、非感光性ポリイミド樹脂、ビスマレイミド・トリアジン樹脂、ポリフェニレンエーテル樹脂等から成るものである。そして、この絶縁層 2 1 0 を形成するには、これらの樹脂を最上層の配線層 2 0 3 a 上に塗布したり、或いはこれらの樹脂から成る樹脂シートを最上層の配線層 2 0 3 a 上に接着する

ことにより形成される。

【 0 0 5 5 】

次に、図 8 (b) に示すように、端子パッド 2 0 3 b に対応するような開口部 2 1 0 a を絶縁層 2 1 0 に複数形成する。この開口部 2 1 0 a は、絶縁層 2 1 0 が感光性エポキシ樹脂等の感光性樹脂から成る場合は、この感光性樹脂を露光、現像することにより形成される。そして、絶縁層 2 1 0 が非感光性の樹脂から成る場合は、レーザの照射、又はドライエッチングやウエットエッチングにより、開口部 2 1 0 a を形成する部分の絶縁層 2 1 0 を除去することにより形成される。

【 0 0 5 6 】

続いて、図 8 (c) に示すように、上で形成した開口部 2 1 0 a の内部をはんだペーストやはんだの粒子（金属粒子）で充填する。

なお、この充填を開口部 2 1 0 a の中途部まで行うことにより、第 1 の実施の形態で説明したような絶縁層 2 1 0 の厚さよりも低い高さの金属柱 2 0 8 （図 5 (a) 参照）を形成することができる。そして、第 1 の実施の形態で説明したように、このような高さの金属柱によると、半導体素子 2 0 5 と多層配線基板 2 1 1 との位置合わせ精度を緩和することができる。

【 0 0 5 7 】

以下では、開口部 2 1 0 a の上部まで金属粒子を充填した場合について説明するが、上のように開口部 2 1 0 a の中途部まで充填した場合も同様である。

次に、図 8 (d) に示すように、開口部 2 1 0 a の内部に充填したはんだペーストやはんだの粒子が溶融する温度で全体を加熱する。これにより、溶融したはんだペーストやはんだの粒子によって開口部 2 1 0 a の内部が満たされる。その後、全体を冷却し、溶融したはんだペーストやはんだの粒子を固化する。これにより、固化したはんだペーストやはんだの粒子から成る金属柱が、開口部 2 1 0 a 内に形成される。

【 0 0 5 8 】

そして最後に、図 9 に示すように、金属柱 2 0 8 の側部 2 0 8 b と接する部分の絶縁層 2 1 0 を残しつつ該側部 2 0 8 b 近傍の絶縁層 2 1 0 を除去し、金属柱

208の周囲近傍に隙間を形成する。これは、UV-YAGレーザやエキシマレーザ等のレーザを除去する部分の絶縁層210に照射して該部分を除去したり、或いはプラズマエッチングにより該部分をエッチングすることにより行われる。そして、金属柱208の側部208bと接する部分の絶縁層210は、該側部208bを覆う樹脂皮膜206となる。

【0059】

以上により、第1の実施の形態で説明した多層配線基板211が完成する。この後は、多層配線基板211をマザーボード（図示せず）に搭載するためのはんだバンプ204（図1参照）を該多層配線基板211の下面に形成する。そして、半導体素子205をはんだバンプ207を介して多層配線基板211に搭載することにより、多層配線基板211と半導体素子205とで構成されるBGAタイプの半導体パッケージが完成する（図1参照）。

【0060】

（3）本発明の第3の実施の形態に係る多層配線基板の製造方法についての説明。

次に、第2の実施の形態で説明したのとは別の方法を用いて、第1の実施の形態で説明した多層配線基板211を製造する方法について説明する。図10（a）～（d）は、本実施形態に係る多層配線基板の製造方法について示す断面図である。

【0061】

本実施形態に係る多層配線基板の製造方法では、第2の実施の形態で説明した図8（b）に示される工程を行った後に、図10（a）で示される工程を行う。

図10（a）で示される工程では、全体に無電解銅めっき膜を形成したり、或いは蒸着やスパッタリングにより全体に銅の薄膜を形成することにより、全体に導体層212を形成する。

【0062】

次に、図10（b）に示されるように、上で形成した導体層212を給電層にし、絶縁層210の開口部210aの内部が十分に埋められる程度の電解銅めっき膜213（金属めっき膜）を形成する。

続いて、図 1 0 (c) に示されるように、開口部 2 1 0 a の内部に形成されている導体層 2 1 2 と電解銅めっき膜 2 1 3 とを残し、その他の部分に形成されている導体層 2 1 2 と電解銅めっき膜 2 1 3 とを除去する。この除去は、電解銅めっき膜 2 1 3 と導体層 2 1 2 をウエットエッチングしたり、或いは CMP 法（化学機械研磨法）等で研磨することにより行われる。

【 0 0 6 3 】

これにより、開口部 2 1 0 a の内部にのみ導体層 2 1 2 及び電解銅めっき膜 2 1 3 が残ることになる。そして、本実施形態では、このようにして残った導体層 2 1 2 と電解銅めっき膜 2 1 3 とで金属柱 2 0 8 が構成される。

そして最後に、図 1 0 (d) に示すように、金属柱 2 0 8 の側部 2 0 8 b と接する部分の絶縁層 2 1 0 を残しつつ該側部 2 0 8 b 近傍の絶縁層 2 1 0 を除去し、金属柱 2 0 8 の周囲近傍に隙間を形成する。これは、第 2 の実施の形態と同様に、UV-YAG レーザやエキシマレーザ等のレーザを除去する部分の絶縁層 2 1 0 に照射して該部分を除去したり、或いはプラズマエッチングにより該部分をエッチングすることにより行われる。そして、金属柱 2 0 8 の側部 2 0 8 b と接する部分の絶縁層 2 1 0 は、該側部 2 0 8 b を覆う樹脂皮膜 2 0 6 となる。

【 0 0 6 4 】

以上により、第 1 の実施の形態で説明した多層配線基板 2 1 1 が完成する。この後は、図 1 に示すように、多層配線基板 2 1 1 の下面にソルダレジスト 2 0 9 を塗布し、はんだバンプ 2 0 4 を固着する。そして、半導体素子 2 0 5 をはんだバンプ 2 0 7 を介して多層配線基板 2 1 1 に搭載することにより、多層配線基板 2 1 1 と半導体素子 2 0 5 とで構成される BGA タイプの半導体パッケージが完成する（図 1 参照）。

【 0 0 6 5 】

（４）本発明の第 4 の実施の形態に係る多層配線基板の製造方法についての説明。

次に、第 2 及び第 3 の実施の形態で説明したのとは別の方法を用いて、第 1 の実施の形態で説明した多層配線基板 2 1 1 を製造する方法について説明する。図 1 1 (a) ～ (d)、及び図 1 2 (a) ～ (d) は、本実施形態に係る多層配線

基板の製造方法について説明する断面図である。

【 0 0 6 6 】

本実施形態に係る多層配線基板の製造方法では、第 1 の実施の形態で説明した図 7 (c) に示される工程を行った後に、図 1 1 (a) で示される工程を行う。

なお、以下では、図 1 1 (a) とそれに引き続いて行われる工程を、図 7 (c) の点線四角で示される B 部の拡大断面図を参照しながら説明する。

図 1 1 (a) に示される工程では、無電解銅めっきや銅のスパッタリングにより、全体に導体層 2 1 4 を形成する。

【 0 0 6 7 】

続いて、図 1 1 (b) に示すように、上で形成された導体層 2 1 4 上にめっきレジスト 2 1 5 を形成する。

次に、図 1 1 (c) に示すように、最上層の配線層 2 0 3 a に形成されている複数の端子パッド 2 0 3 b のそれぞれに対応する複数の開口部 2 1 5 a をめっきレジスト 2 1 5 に形成する。これにより、端子パッド 2 0 3 b に対応する部分の導体層 2 1 4 の表面が開口部 2 1 5 a の底部に露出することになる。

【 0 0 6 8 】

続いて、図 1 1 (d) に示すように、導体層 2 1 4 を給電層にし、表面が開口部 2 1 5 a の底部に露出している導体層 2 1 4 上に銅めっき膜やはんだめっき膜等の金属めっき膜 2 1 6 を電解めっきにより形成する。このようにして形成される金属めっき膜 2 1 6 は、開口部 2 1 5 a と同様の形状を有するようになる。そして、本実施形態では、この金属めっき膜 2 1 6 により金属柱 2 0 8 が構成される。

【 0 0 6 9 】

次に、図 1 2 (a) に示すように、めっきレジスト 2 1 5 を除去する。これにより、金属柱 2 0 8 が形成されていない部分では、導体層 2 1 4 の表面が露出するようになる。

続いて、図 1 2 (b) に示すように、ウエットエッチングやドライエッチングにより、表面が露出している部分の導体層 2 1 4 を除去する。このとき、導体層 2 1 4 の厚さを端子パッド 2 0 3 b の厚さや金属柱 2 0 8 の径に比べて十分薄く

することにより、エッチングにより金属柱208が除去されてしまうのを防ぐことができる。

【0070】

なお、金属柱208を構成する金属めっき膜216（図11（d）に示される工程を参照）がはんだめっき膜から成る場合は、エッチング液として過酸化水素／硫酸エッチング液やアルカリエッチャント等を用いるのが好ましい。これらのエッチング液は、銅を溶解してはんだを溶解しない。換言すると、これらのエッチング溶液に対する銅のエッチングレートは、はんだのエッチングレートよりも高い。そのため、金属柱208が形成されていない部分の導体層214を選択的にエッチングして除去することができる。

【0071】

次に、図12（c）に示すように、金属柱208の上面208aが覆われない程度に全体に絶縁層210を形成する。この絶縁層210は、第1の実施の形態で説明したように、エポキシ樹脂、感光性ポリイミド樹脂、非感光性ポリイミド樹脂、ビスマレイミド・トリアジン樹脂、ポリフェニレンエーテル樹脂等から成るものである。

【0072】

そして最後に、図12（d）に示すように、金属柱208の側部208bと接する部分の絶縁層210を残しつつ該側部208b近傍の絶縁層210を除去し、金属柱208の周囲近傍に隙間を形成する。これは、第2及び第3の実施の形態と同様に、UV-YAGレーザやエキシマレーザ等のレーザを除去する部分の絶縁層210に照射して該部分を除去したり、或いはプラズマエッチングにより該部分をエッチングすることにより行われる。また、絶縁層210として感光性樹脂を用いる場合は、該絶縁層210において隙間を形成すべき部分を露光、現像し、隙間を形成する。そして、金属柱208の側部208bと接する部分の絶縁層210は、該側部208bを覆う樹脂皮膜206となる。

【0073】

以上により、第1の実施の形態で説明した多層配線基板211が完成する。この後は、図1に示すように、多層配線基板211の下面にソルダレジスト209

を塗布し、はんだバンプ204を固着する。そして、半導体素子205をはんだバンプ207を介して多層配線基板211に搭載することにより、多層配線基板211と半導体素子205とで構成されるBGAタイプの半導体パッケージが完成する(図1参照)。

【0074】

(5) 本発明の第5の実施の形態に係る配線基板、及びその製造方法についての説明。

次に、本実施形態に係る配線基板について、図13を参照しながら説明する。

図13は、本実施形態に係る配線基板について示す断面図である。

図13において、217は、セラミック基板やガラス・エポキシ基板等から成る絶縁基材である。この絶縁基材217には、搭載される半導体素子205に備えられた複数のはんだバンプ207(外部接続端子)と対応するビアホール217a(貫通孔)が複数形成されている。そして、このビアホール217aの内部は、銅めっき膜やはんだめっき膜等から成る金属めっき膜218で満たされている。

【0075】

また、絶縁基材217の一表面上には、ビアホール217aに対応する複数の端子パッド219が形成され、それらはビアホール217aの一開口端217bに形成されている。なお、上記したように、ビアホール217aははんだバンプ207に対応するように形成されているので、端子パッド219もはんだバンプ207と対応することになる。

【0076】

そして、端子パッド219上には、該端子パッド219とそれに対応するはんだバンプ207とを電氣的に接続する金属柱220が形成されている。なお、この金属柱220の側部は、樹脂皮膜221で覆われている

また、絶縁基材217の一表面上には、樹脂皮膜221の外周面との間に隙間が生じるように絶縁層222が形成されている。そして、本実施形態に係る配線基板227は、絶縁基材217、側部が樹脂皮膜221で覆われた金属柱220、絶縁層222、内部が金属めっき膜218で満たされたビアホール217a、

及び端子パッド 2 1 9 で構成されるものである。

【 0 0 7 7 】

なお、2 2 5 は、配線基板 2 2 7 を図示しないマザーボードに搭載するためのはんだバンプである。配線基板 2 2 7 をマザーボードに載せた後、はんだバンプ 2 2 5 をリフローすることにより、該配線基板 2 2 7 とマザーボードとが電気的かつ機械的に接続されるようになる。また、2 2 6 はソルダレジストであり、これははんだバンプ 2 2 5 をリフローした際に、溶融したはんだが配線基板 2 2 7 の表面の所望部分以外に広がるのを防ぐものである。

【 0 0 7 8 】

そして、はんだバンプ 2 0 7 がそれに対応する金属柱 2 2 0 の上面にくるよう
に半導体素子 2 0 5 を配線基板 2 2 7 に載せてはんだバンプ 2 0 7 をリフローすることにより、配線基板 2 2 7 と半導体素子 2 0 5 とが電気的かつ機械的に接続される。この半導体素子 2 0 5 とそれを搭載した配線基板とにより、BGAタイプの半導体パッケージが構成される。

【 0 0 7 9 】

なお、本発明はBGAタイプの半導体パッケージに限られるものではなく、はんだバンプ 2 2 5 に代えてピンを備えたPGAタイプの半導体パッケージであっても以下で説明するのと同様の作用及び効果を奏することができる。

ここで、金属柱 2 2 0 は、第 1 の実施の形態で説明した金属柱 2 0 8 と同様の機能を有している。すなわち、金属柱 2 2 0 は、配線基板 2 2 7 と半導体素子 2 0 5 とを電気的に接続するだけでなく、それらの間に作用する応力を緩和することができる。

【 0 0 8 0 】

更に、第 1 の実施の形態と同様に、金属柱 2 0 8 は従来のように半導体素子 2 0 5 側に形成されたものではなく配線基板 2 2 7 側に形成されたものである。そのため、金属柱を半導体素子側に形成するために該半導体素子の後工程を長くする必要がないので、該後工程において半導体素子 2 0 8 に不良が発生する頻度を従来に比べて少なくすることができる。

【 0 0 8 1 】

また、金属柱208の側部は樹脂皮膜221で覆われているので、はんだバンプ207をリフローした際に、はんだが樹脂皮膜221の外周面をつたって流れ落ちることがない。この点については第1の実施の形態において詳しく説明した。

そして、金属柱220の周囲には絶縁層222が形成されているので、横方向からの外力が金属柱220に直接加わることがなく、外力により金属柱220が脱落するのを防ぐことができる。この点についても、第1の実施の形態で説明した通りである。

【0082】

次に、図14(a)～(d)、及び図15(a)～(d)を参照しながら、本実施形態に係る配線基板の製造方法について説明する。図14(a)～(d)、及び図15(a)～(d)は、本実施形態に係る配線基板227の製造方法について示す断面図である。

まず最初に、図14(a)に示すように、複数のビアホール217a(貫通孔)が形成され、一表面に銅箔219a(端子パッド用導体層)が形成された絶縁基材217を用意する。これら複数のビアホール217aは、搭載される半導体素子205のはんだバンプ207(外部接続端子)(図13参照)のそれぞれに対応するものである。

【0083】

次に、図14(b)に示すように、銅箔219a上にめっきレジスト223を形成する。

続いて、図14(c)に示すように、貫通孔217aに対応する開口部223aをめっきレジスト223に形成する。これにより、貫通孔217aに対応する部分の銅箔219aの表面が、開口部223aの底部に露出することになる。

【0084】

次に、図14(d)に示すように、銅箔219aを給電層にして電解めっきを行い、貫通孔217a及び開口部223aそれぞれの内部を銅めっき膜やはんだめっき膜等の金属めっき膜218で満たす。このとき、開口部223aを満たす金属めっき膜218は金属柱220となる。

続いて、図15 (a) に示すように、めっきレジスト223を除去し、金属柱220が形成されていない部分の銅箔219aの表面を露出させる。

【0085】

次に、図15 (b) に示すように、全体をエッチング液に浸し、金属柱220が形成されていない部分の銅箔219aをエッチングして除去する。このとき、金属柱220を構成する金属めっき膜218 (図14 (d) に示される工程を参照) がはんだめっき膜から成る場合は、エッチング液として過酸化水素/硫酸エッチング液やアルカリエッチャント等を用いる。これらのエッチング液は、銅を溶解してはんだを溶解しない。換言すると、これらのエッチング溶液に対する銅のエッチングレートは、はんだのエッチングレートよりも高い。そのため、金属柱220が形成されていない部分の銅箔219aを選択的にエッチングして除去することができる。

【0086】

そして、このエッチングでは、金属柱220が形成されている部分の銅箔219aはエッチングされずに残る。このようにして残った銅箔219aは、外部接続端子207に対応する端子パッド219となる (図13参照)。

続いて、図15 (c) に示すように、金属柱220の上面220aが覆われない程度に全体に絶縁層222を形成する。この絶縁層222は、エポキシ樹脂、感光性ポリイミド樹脂、非感光性ポリイミド樹脂、ビスマレイミド・トリアジン樹脂、ポリフェニレンエーテル樹脂等から成るものである。

【0087】

そして最後に、図15 (d) に示すように、金属柱220の側部220bと接する部分の絶縁層222を残しつつ該側部220b近傍の絶縁層222を除去し、金属柱220の周囲近傍に隙間を形成する。これは、第2～第4の実施の形態と同様に、UV-YAGレーザやエキシマレーザ等のレーザを除去する部分の絶縁層222に照射して該部分を除去したり、或いはプラズマエッチングにより該部分をエッチングすることにより行われる。また、絶縁層222として感光性樹脂を用いる場合は、該絶縁層222において隙間を形成すべき部分を露光、現像し、隙間を形成する。そして、金属柱220の側部220bと接する部分の絶縁

層 222 は、該側部 220b を覆う樹脂皮膜 221 となる。

【0088】

以上により、先に説明した配線基板 227 が完成する。この後は、図 13 に示すように、配線基板 227 の下面にソルダレジスト 226 を塗布し、はんだバンプ 225 を固着する。そして、半導体素子 205 をはんだバンプ 207 を介して配線基板 227 に搭載することにより、配線基板 227 と半導体素子 205 とで構成される BGA タイプの半導体パッケージが完成する。

【0089】

なお、上で説明した製造方法に代えて、次のような製造方法で配線基板 227 を形成しても良い。

すなわち、図 14 (a) に示す工程の後に、銅箔 219a の上にレジスト (図示せず) を形成する。

次に、銅箔 219a を給電層にして電解めっきを行い、ビアホール 217a の内部を銅めっき膜やはんだめっき等の金属めっき膜 218 で充填する。このとき、銅箔 219a の表面には上記したレジストが形成されているので、該表面に金属めっき膜 218 は形成されない。

【0090】

続いて、銅箔 219a の上のレジストを除去する。除去後、銅箔 219a 上にめっきレジスト 223 を形成する。

次に、ビアホール 217a に対応する位置に、めっきレジスト 223 の開口部 223a を形成する。

そして、銅箔 219a を給電層にして再び電解めっきを行い、開口部 223a の内部を銅めっき膜やはんだめっき等の金属めっき膜 218 で充填する。この後は、図 15 (a) 以下に示される工程が行われる。

【0091】

この製造方法によると、金属柱 220 と、ビアホール 217a を満たす金属柱 218 とを別々の材料で構成することができる。すなわち、金属柱 220 をはんだめっき膜で構成し、金属めっき膜 218 を銅めっき膜で構成したり、或いは逆に、金属柱 220 を銅めっき膜で構成し、金属めっき膜 218 をはんだめっき膜

で構成することができる。

【 0 0 9 2 】

【発明の効果】

以上説明したように、本発明に係る配線基板及び多層配線基板によれば、それらと搭載される半導体素子との間に作用する応力を緩和するための金属柱を、半導体素子側ではなく基板側に形成する。

これにより、金属柱を形成するために半導体素子の後工程を長くする必要がなく、該後工程において半導体素子の不良が発生する頻度を低減することができる。

【 0 0 9 3 】

また、金属柱の側部を樹脂皮膜で覆うことにより、溶融したはんだバンプが樹脂皮膜の外周面を伝って流れ落ちるのを防ぐことができ、はんだバンプの大きさを不要に大きくする必要がない。

更に、金属柱の高さを絶縁層の厚さよりも低くすることにより、半導体素子を搭載する際の該半導体素子と配線基板、及び該半導体素子と多層配線基板との位置合わせ精度を緩和することができる。

【 0 0 9 4 】

そして、金属柱の周囲には絶縁層が形成されているので、金属柱に横方向の外力が直接加わることがなく、それにより金属柱が脱落するのを防ぐことができる。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施の形態に係る多層配線基板について示す断面図である。

【図 2】 図 1 の点線四角で示される A 部の拡大断面図である。

【図 3】 半導体素子を搭載した後における図 1 の A 部の拡大断面図である。

【図 4】 本発明の第 1 の実施の形態に係る多層配線基板が備える金属柱の拡大断面図である。

【図 5】 図 5 (a) は、金属柱の高さを絶縁層の厚さよりも低くして半導体素子を搭載した場合の図 1 における A 部の拡大断面図である。図 5 (b) は、金

属柱の高さを絶縁層の厚さよりも低くして半導体素子を多層配線基板に搭載する場合において、該半導体素子を該多層配線基板に近づけていく際における図 1 の A 部の拡大断面図である。

【図 6】本発明の第 2 の実施の形態に係る多層配線基板の製造方法について示す断面図（その 1）である。

【図 7】本発明の第 2 の実施の形態に係る多層配線基板の製造方法について示す断面図（その 2）である。

【図 8】本発明の第 2 の実施の形態に係る多層配線基板の製造方法について示す断面図（その 3）である。

【図 9】本発明の第 2 の実施の形態に係る多層配線基板の製造方法について示す断面図（その 4）である。

【図 1 0】本発明の第 3 の実施の形態に係る多層配線基板の製造方法について示す断面図である。

【図 1 1】本発明の第 4 の実施の形態に係る多層配線基板の製造方法について示す断面図（その 1）である。

【図 1 2】本発明の第 4 の実施の形態に係る多層配線基板の製造方法について示す断面図（その 2）である。

【図 1 3】本発明の第 5 の実施の形態に係る配線基板について示す断面図である。

【図 1 4】本発明の第 5 の実施の形態に係る配線基板の製造方法について示す断面図（その 1）である。

【図 1 5】本発明の第 5 の実施の形態に係る配線基板の製造方法について示す断面図（その 2）である。

【図 1 6】従来例に係る半導体パッケージについて示す断面図である。

【図 1 7】従来例に係る半導体素子が備える柱の機能について説明するための断面図である。

【符号の説明】

1 0 1、2 2 1 多層配線基板、

1 0 2、2 0 3 b、2 1 9 端子パッド、

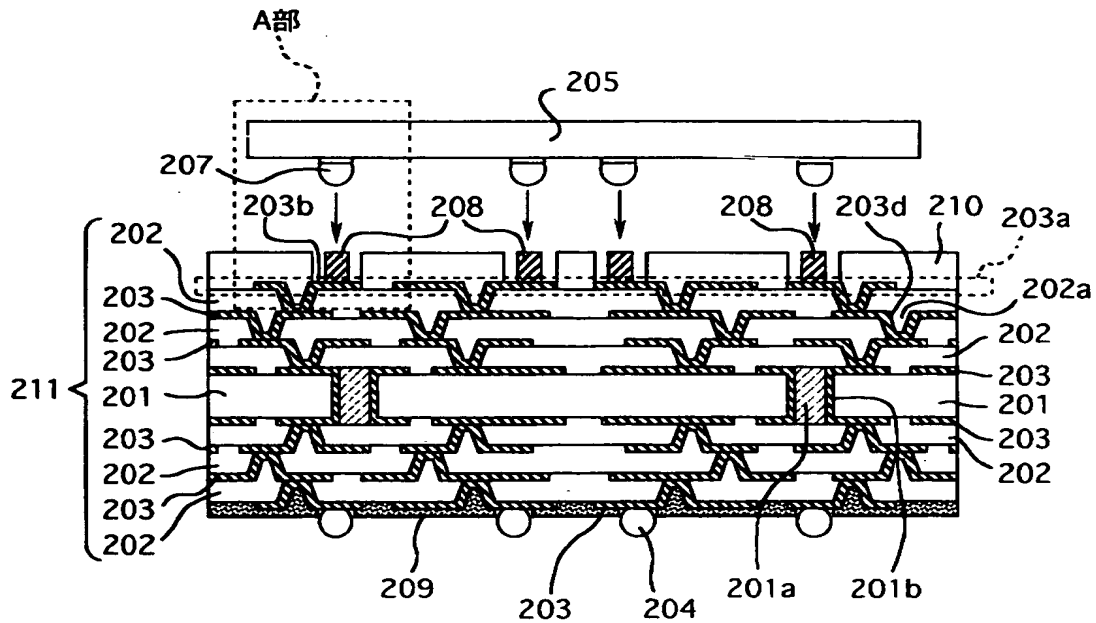
103 樹脂層、
 104、204、207、225 . . はんだバンプ、
 105、205 半導体素子、
 106 柱、
 107 電極、
 201 コア基板、
 202 層間絶縁層、
 202a、217a ビアホール、
 217a ビアホール217aの一開口端、
 203 配線層、
 203a 最上層に形成された配線層、
 203d 配線用銅めっき膜、
 206、221 樹脂皮膜、
 206a 樹脂皮膜206の上面、
 208、220 金属柱、
 208a 金属柱208の上面、
 208b 金属柱208の側部、
 220a 金属柱220の上部、
 220b 金属柱220の側部、
 209、226 ソルダレジスト、
 210、222 絶縁層、
 210a 絶縁層210の開口部、
 210b 絶縁層210の周縁部、
 212、214 導体層、
 213 電解銅めっき膜、
 215、223 めっきレジスト、
 215a めっきレジスト215の開口部、
 223a めっきレジスト223の開口部、
 216、218 金属めっき膜、

2 1 7 絶縁基材、

2 2 7 配線基板。

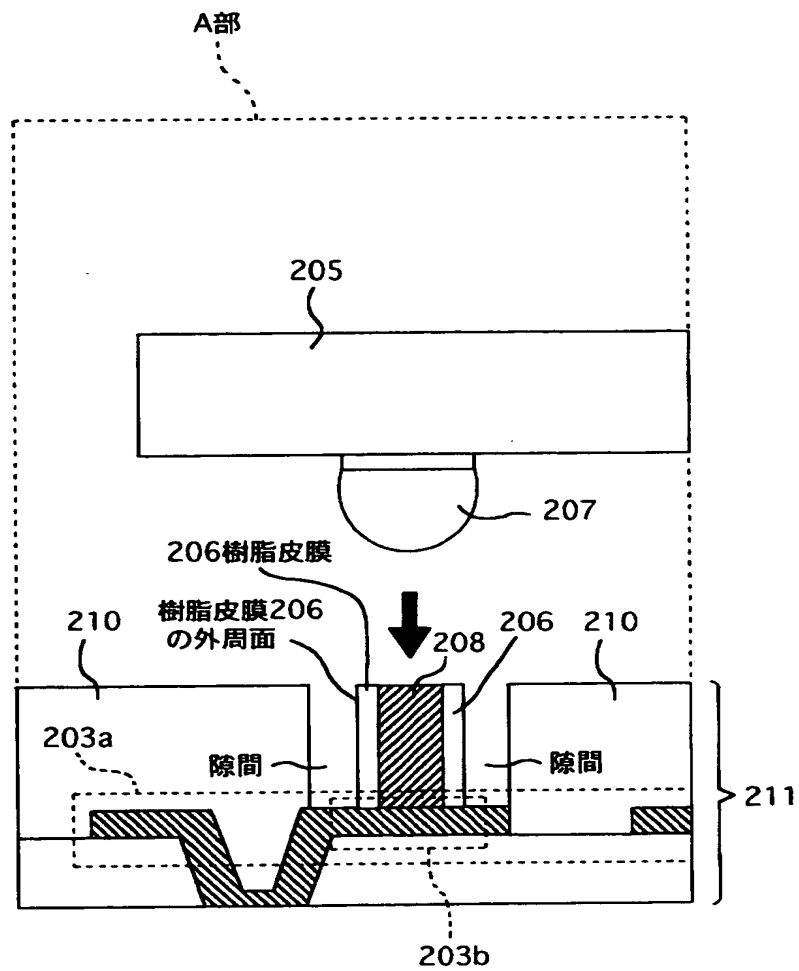
【書類名】 図面

【図1】

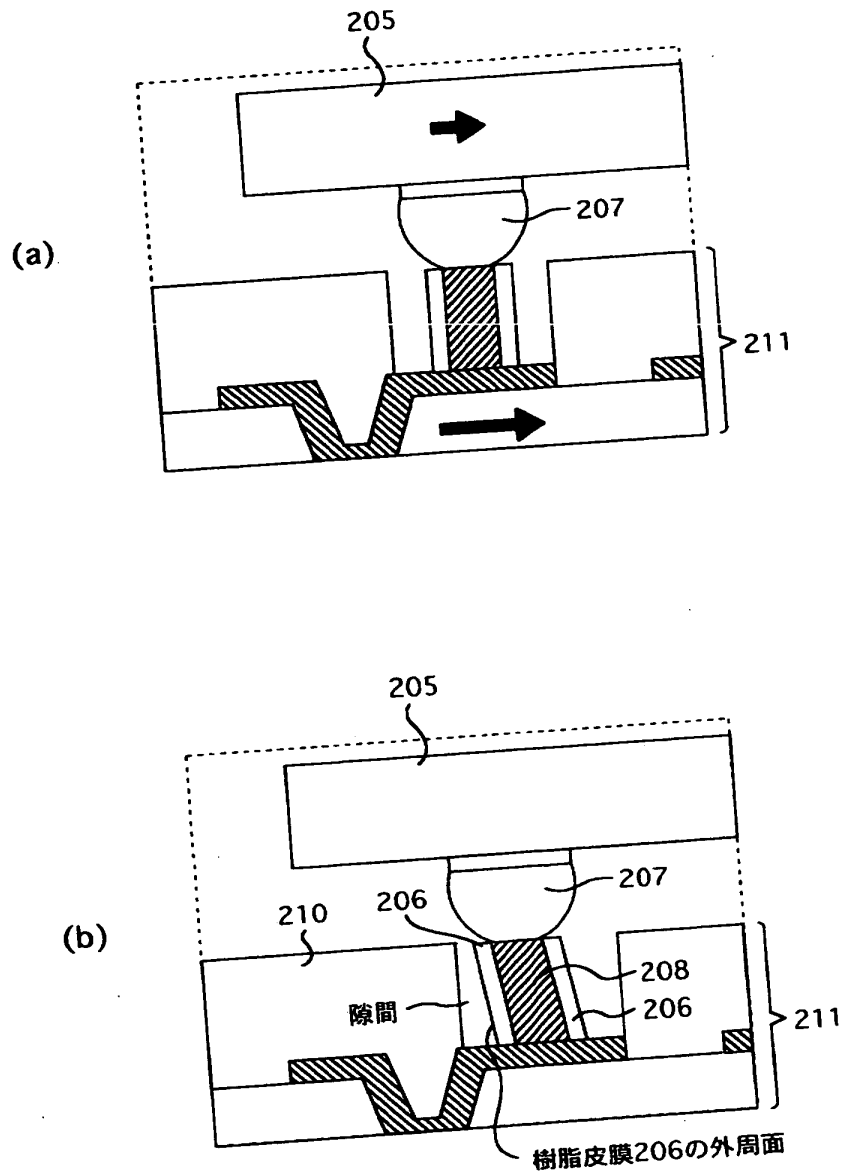


- | | |
|-------------------------|------------------|
| 201 : コア基板 | 204、207 : はんだバンプ |
| 202 : 層間絶縁層 | 205 : 半導体素子 |
| 203 : 配線層 | 208 : 金属柱 |
| 203a : 最上層に形成され
た配線層 | 209 : ソルダレジスト |
| 203b : 端子パッド | 210 : 絶縁層 |
| | 211 : 多層配線基板 |

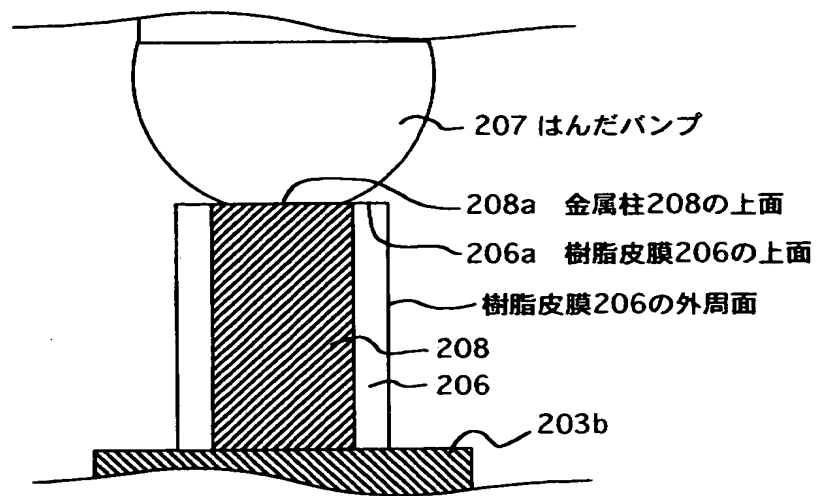
【図2】



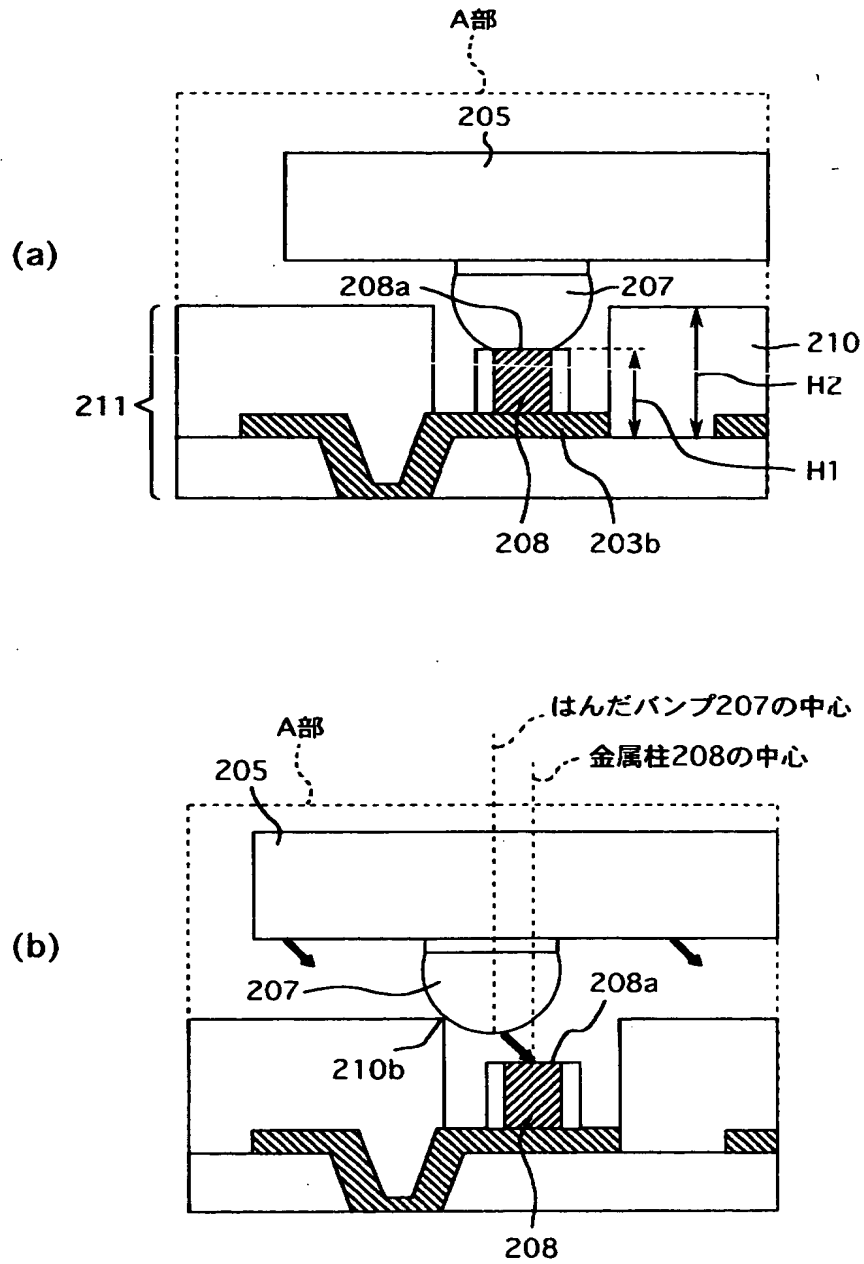
【図3】



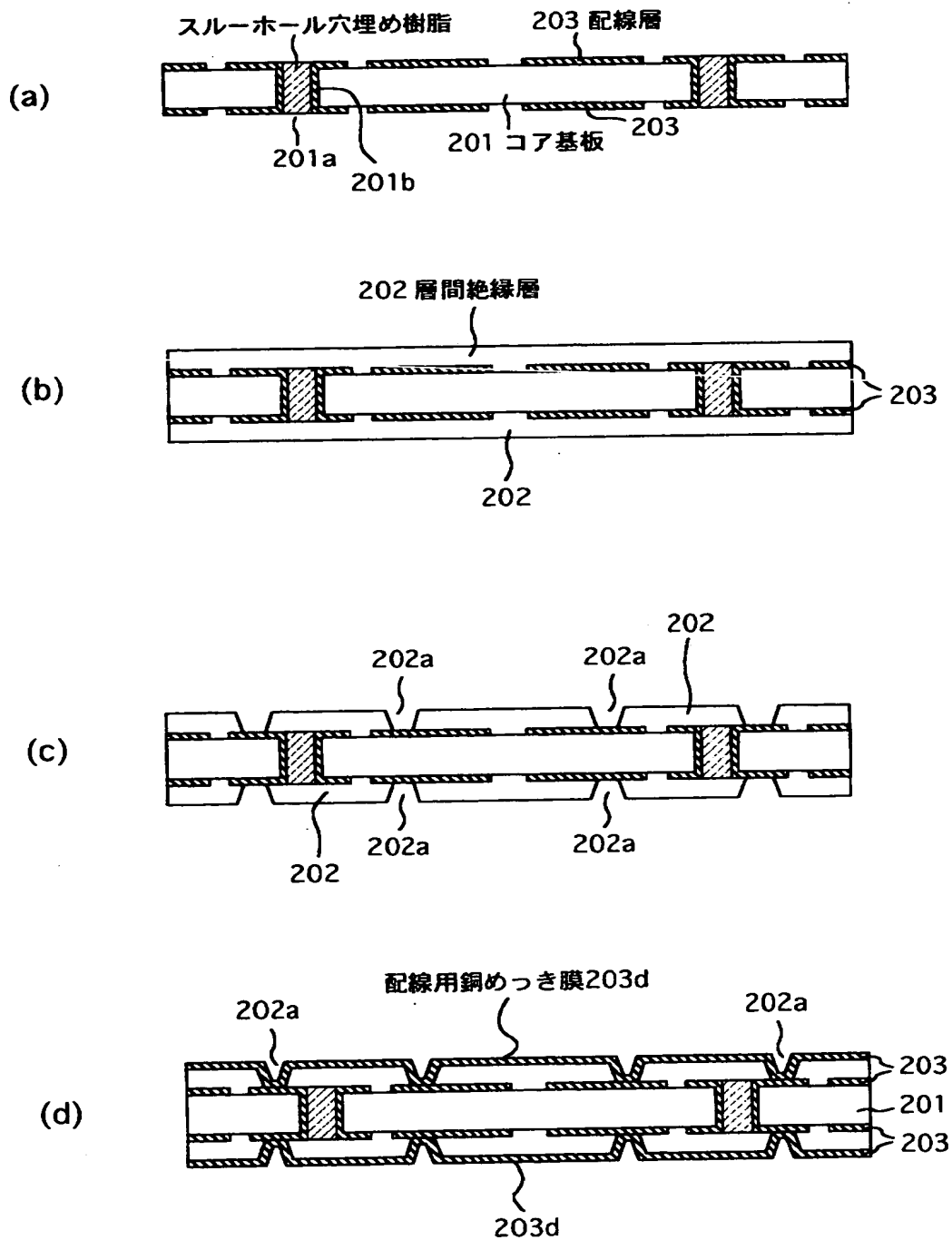
【図 4】



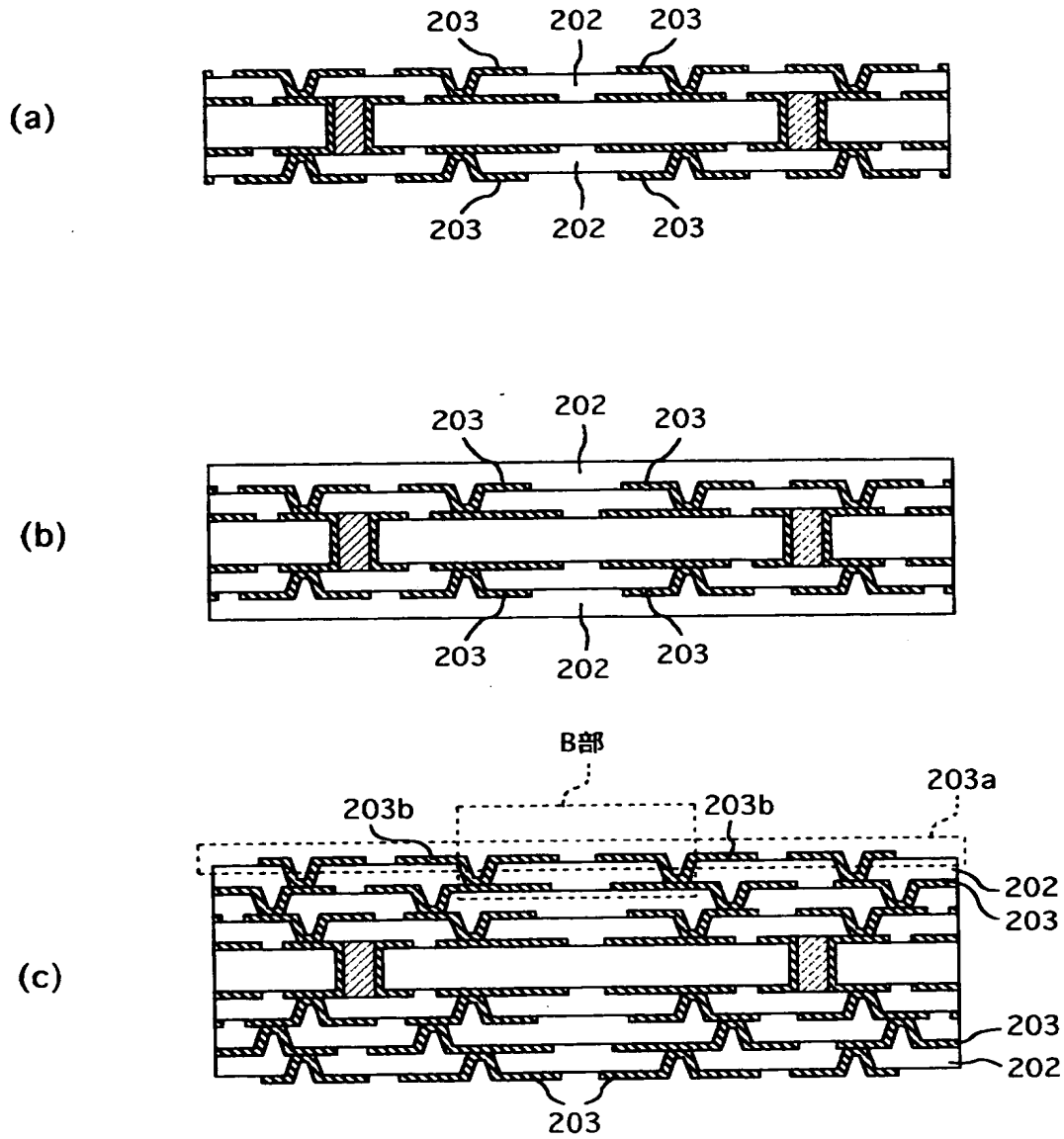
【図5】



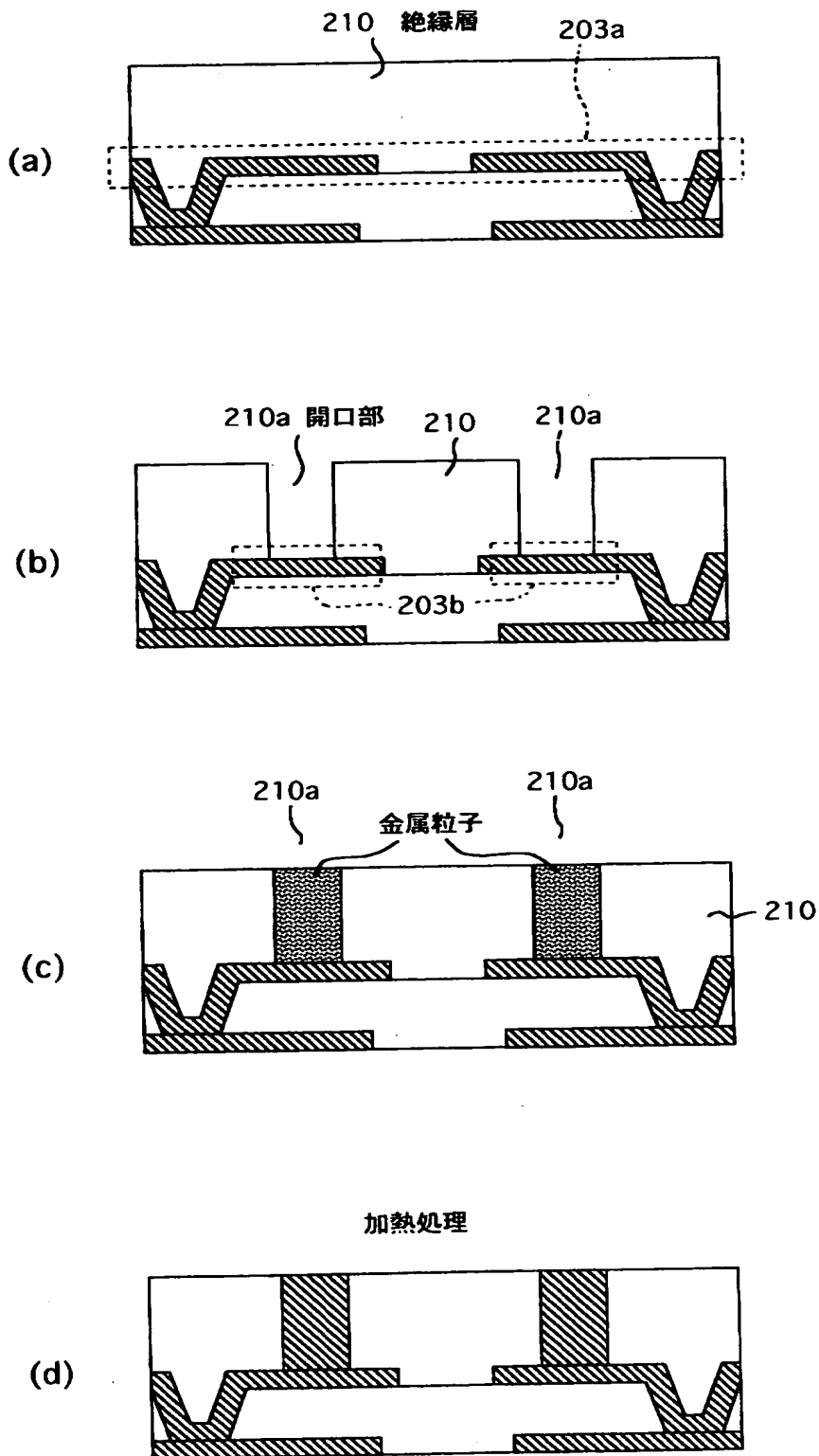
【図 6】



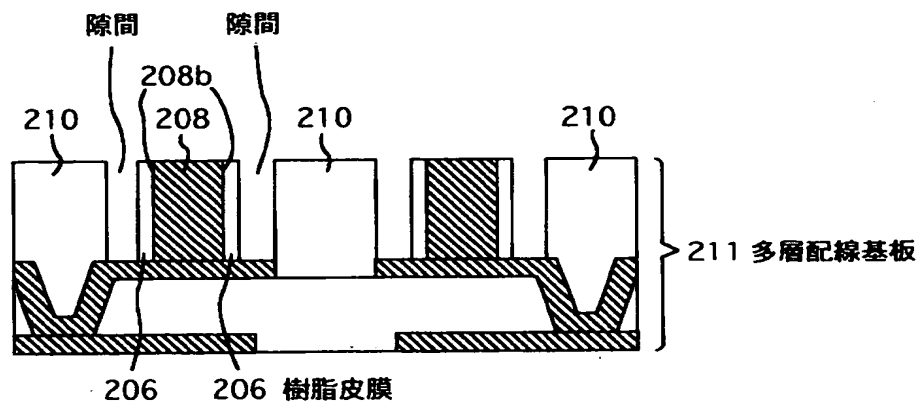
【図7】



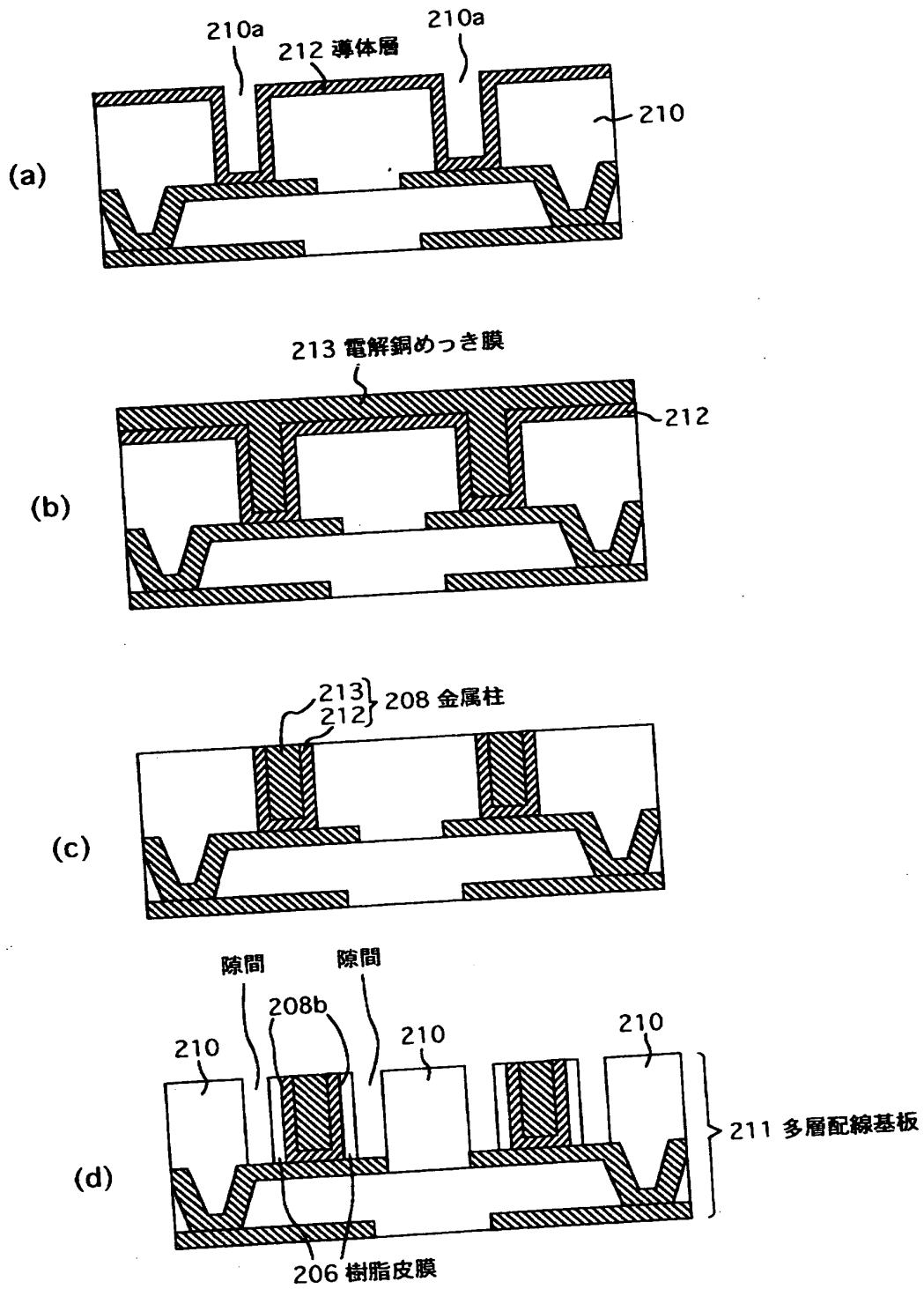
【図 8】



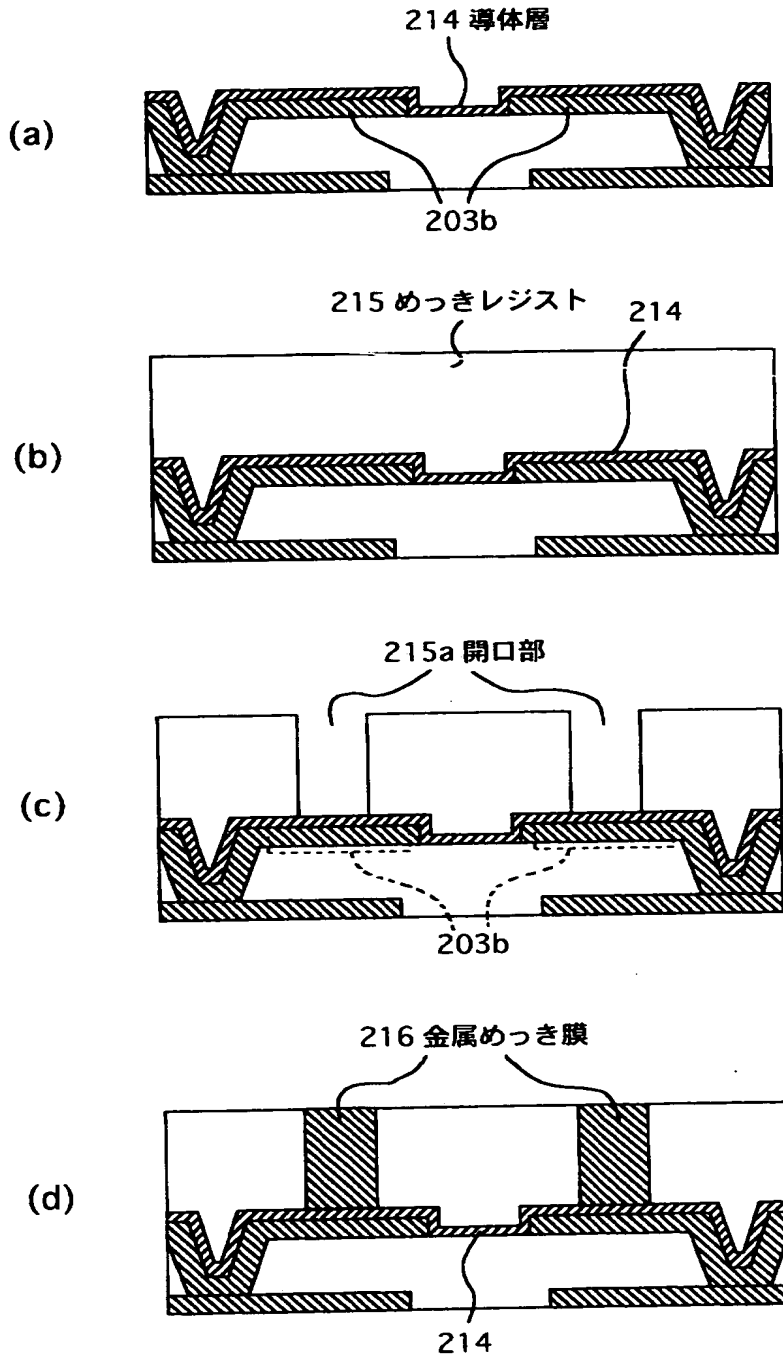
【図 9】



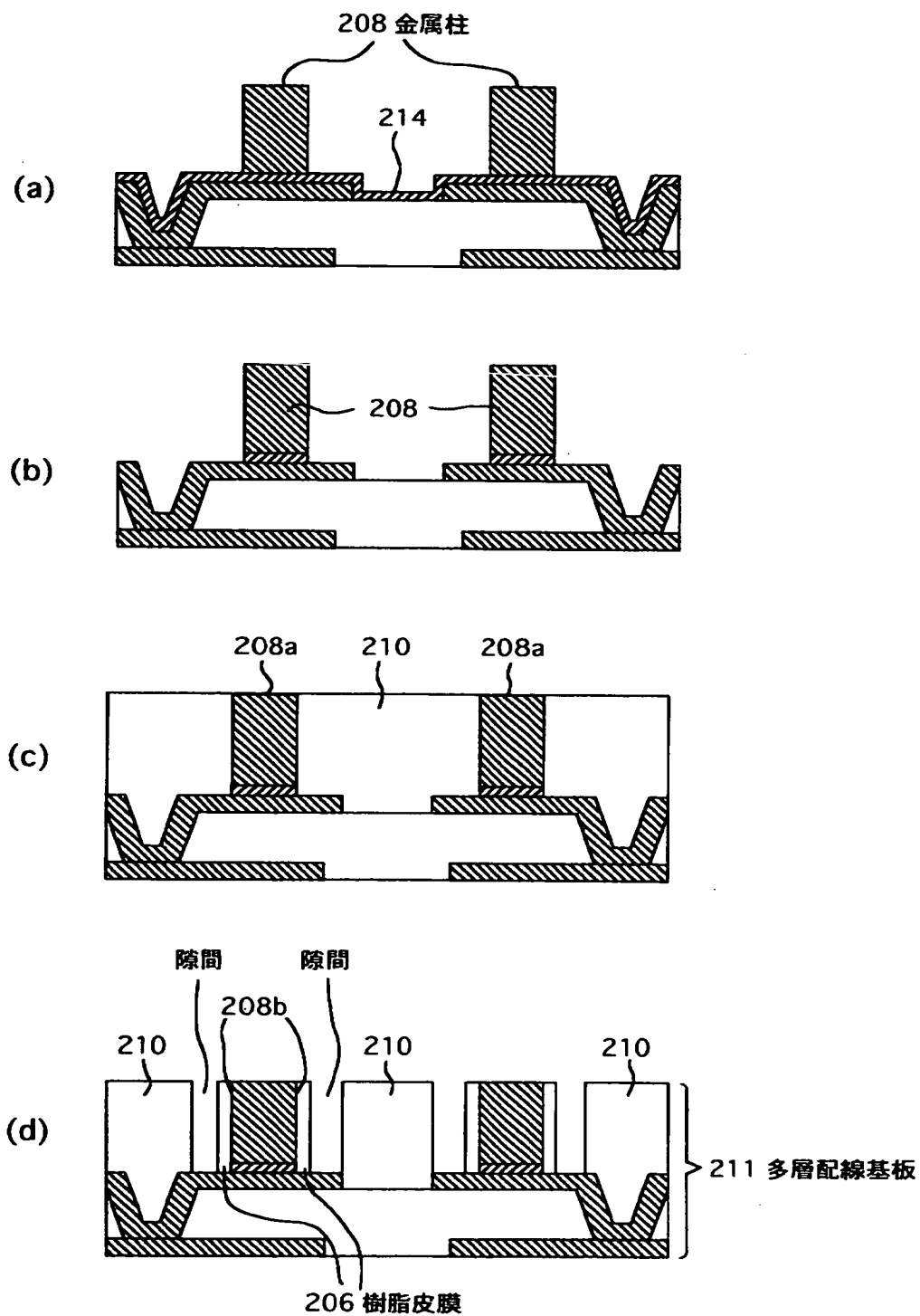
【図 1 0】



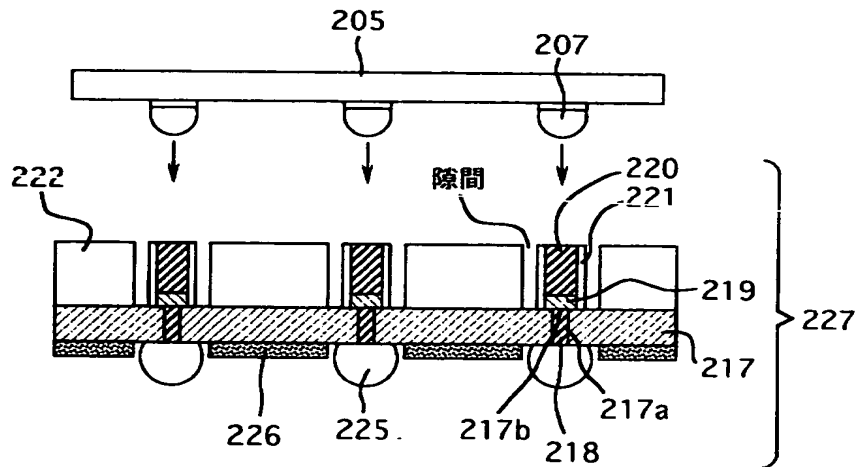
【図 11】



【図 1 2】

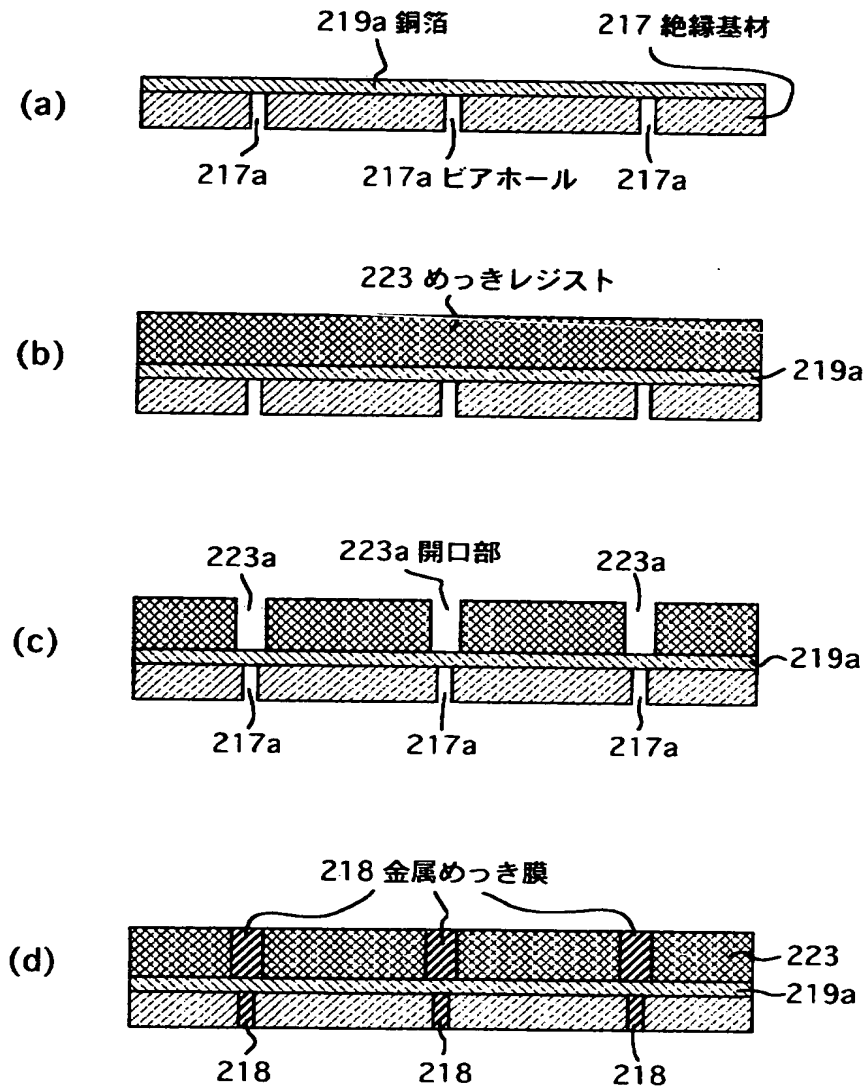


【図 1 3】

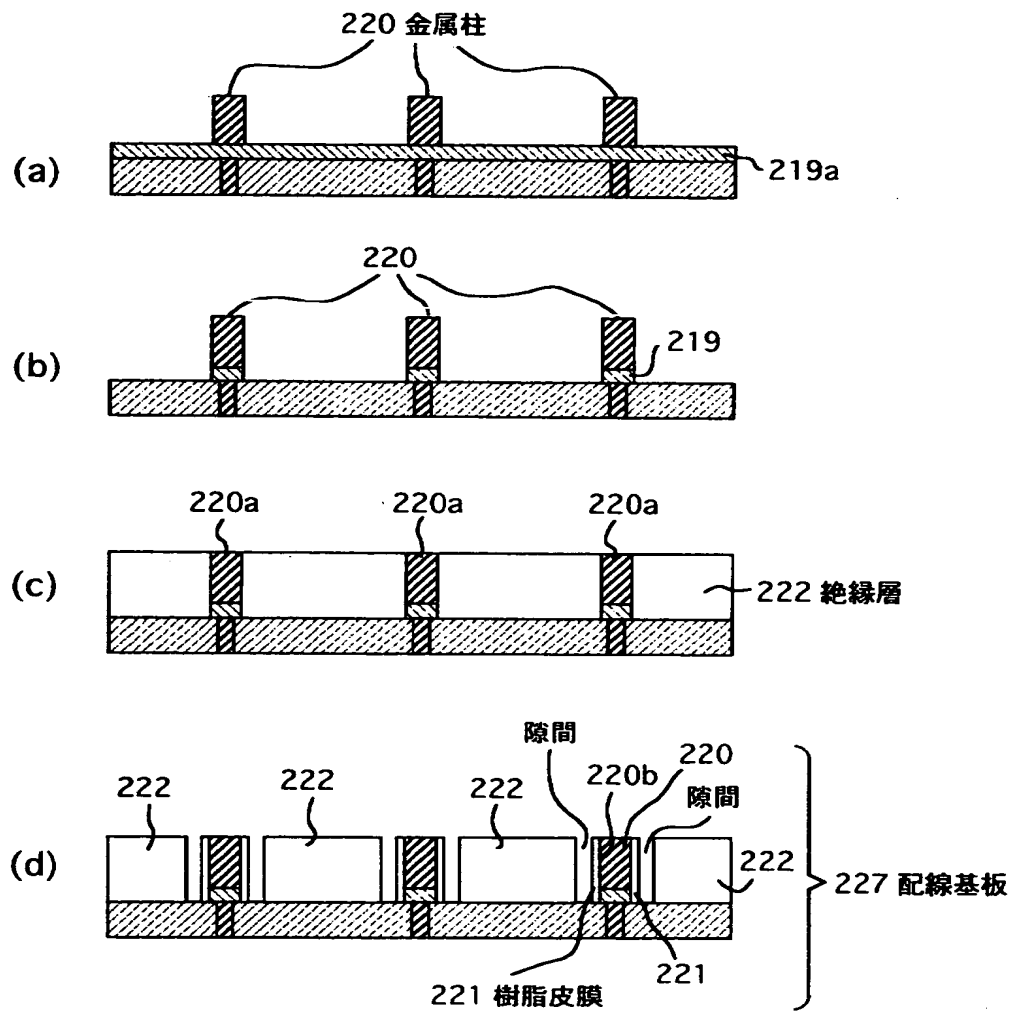


- | | |
|---------------------------|---------------|
| 205 : 半導体素子 | 219 : 端子パッド |
| 207, 225 : はんだバンプ | 220 : 金属柱 |
| 217 : 絶縁基材 | 221 : 樹脂皮膜 |
| 217a : ピアホール | 222 : 絶縁層 |
| 217b : ピアホール217aの
一開口端 | 226 : ソルダレジスト |
| 218 : 金属めっき膜 | 227 : 配線基板 |

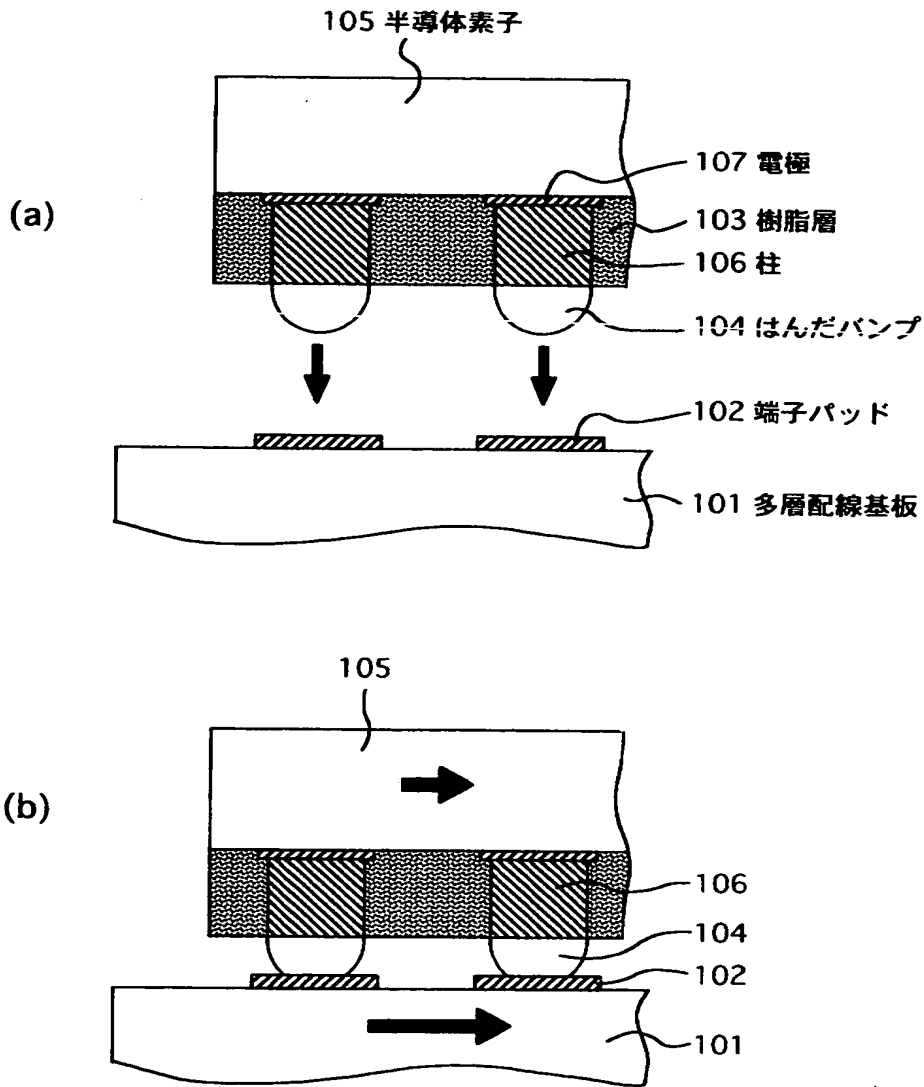
【図 1 4】



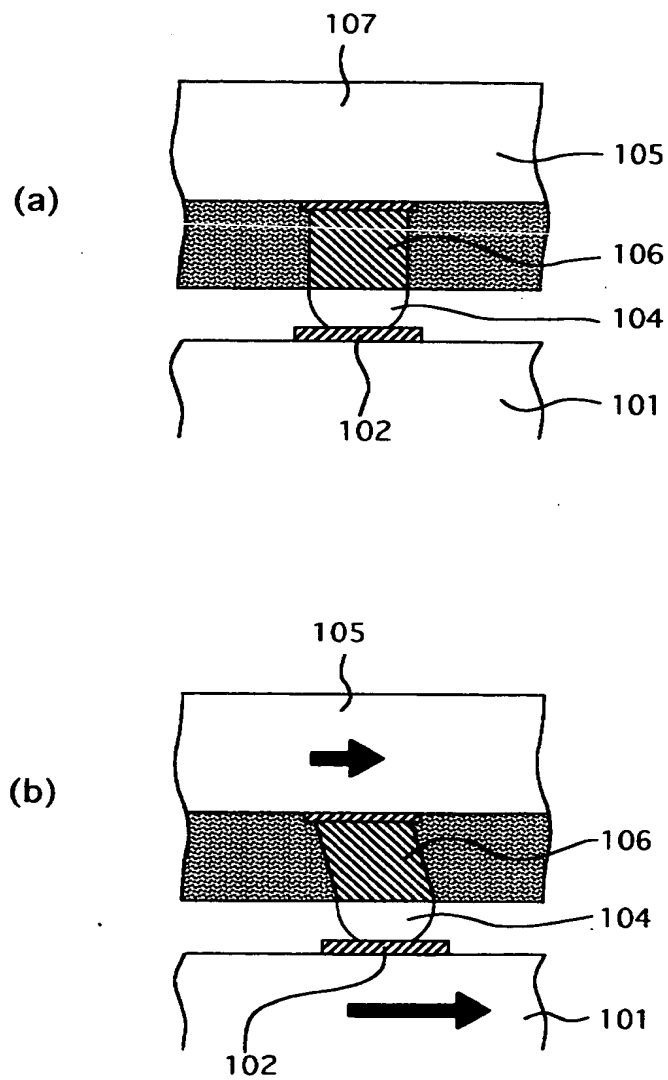
【図 1 5】



【図16】



【図 1 7】



【書類名】 要約書

【要約】

【課題】 搭載する半導体素子との熱膨張率の差に起因して生じる応力を、半導体素子側ではなく基板側で緩和することができるような多層配線基板、配線基板、多層配線基板の製造方法、配線基板の製造方法、及び半導体装置を提供することを提供すること。

【解決手段】 搭載される半導体素子 2 0 5 に備えられた複数のはんだバンプ 2 0 7（外部接続端子）の位置に対応して複数の端子パッド 2 0 3 b が形成された最上層の配線層 2 0 3 a と、前記端子パッド 2 0 3 b 上に形成された金属柱 2 0 8 と、前記金属柱 2 0 8 の側部を覆って形成された樹脂皮膜 2 0 6 と、前記樹脂皮膜 2 0 6 の外周面との間に隙間が生じるように前記最上層の配線層 2 0 3 a 上に形成された絶縁層 2 1 0 とを備えたことを特徴とする。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 9 0 6 8 8]

1. 変更年月日 1 9 9 0 年 8 月 2 0 日

[変更理由] 新規登録

住 所 長野県長野市大字栗田字舎利田 7 1 1 番地

氏 名 新光電気工業株式会社